

**МИНИСТЕРСТВО ОБРАЗОВАНИЯ САРАТОВСКОЙ ОБЛАСТИ
ГОСУДАРСТВЕННОЕ АВТОНОМНОЕ ПРОФЕССИОНАЛЬНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ САРАТОВСКОЙ ОБЛАСТИ
«МАРКСОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ КОЛЛЕДЖ»**

**КОМПЛЕКТ ОЦЕНОЧНЫХ СРЕДСТВ
ОП.07 ЦИФРОВАЯ СХЕМОТЕХНИКА**

специальность: 11.02.16 Монтаж, техническое обслуживание и
ремонт электронных приборов и устройств



КОС для общепрофессиональной дисциплины ОП.07 Цифровая схемотехника разработан в соответствии с требованиями ФГОС СПО по специальности 11.02.16 Монтаж, техническое обслуживание и ремонт электронных приборов и устройств, утвержденного приказом Минпросвещения России от 04.10.2021г. №691.

РАССМОТРЕНО на заседании цикловой методической комиссии технического профиля
Протокол № 9, дата «15» мая 2024 г.
Председатель [Signature] /В. И. Гриднев/

СОГЛАСОВАНО с Методическим советом ГАПОУ СО «Марковский политехнический колледж»
Протокол № 10 от «17» мая 2024 г.
Председатель [Signature] /Гостева И.Ю./

Составитель: Хлебникова Г.Н., преподаватель высшей квалификационной категории ГАПОУ СО «Марковский политехнический колледж»

Рецензенты:

Внутренний: Гриднев В. И., преподаватель высшей квалификационной категории ГАПОУ СО «Марковский политехнический колледж»

Внешний: Коваль Людмила Валентиновна, преподаватель Марковского сельскохозяйственного техникума.

СОДЕРЖАНИЕ

1.	ПАСПОРТ ФОНДА ОЦЕНОЧНЫХ СРЕДСТВ	4
2.	КРИТЕРИИ ОЦЕНИВАНИЯ УСПЕВАЕМОСТИ	9
3.	КОМПЛЕКТ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ	16
4.	КОМПЛЕКТ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ	71

1. ПАСПОРТ ФОНДА ОЦЕНОЧНЫХ СРЕДСТВ

1.1 Область применения фонда оценочных средств

Фонд оценочных средств (далее - ФОС) по учебной дисциплине представляет собой комплект методических и контрольных измерительных материалов, оценочных средств, предназначенных для аттестации обучающихся на соответствие их персональных достижений поэтапным требованиям программы подготовки специалистов среднего звена по специальности (текущий контроль успеваемости и промежуточная аттестация).

Фонд оценочных средств по дисциплине ОП.07 Цифровая схемотехника разработан согласно требованиям ФГОС СПО и является неотъемлемой частью реализации программы подготовки специалистов среднего звена по специальности 11.02.16 Монтаж, техническое обслуживание и ремонт электронных приборов и устройств.

Целью фонда оценочных средств является установление соответствия уровня подготовки обучающихся требованиям ФГОС СПО по специальности 11.02.16 Монтаж, техническое обслуживание и ремонт электронных приборов и устройств.

Задачи ФОС:

- контроль и управление процессом приобретения обучающимися необходимых знаний, умений, практического опыта и освоения компетенций, определенных ФГОС СПО;
- контроль и управление достижением целей программы, определенных как набор общих и профессиональных компетенций;
- оценка достижений обучающихся в процессе обучения с выделением положительных / отрицательных результатов и планирование предупреждающих / корректирующих мероприятий;
- обеспечение соответствия результатов обучения задачам будущей профессиональной деятельности через совершенствование традиционных и внедрение инновационных методов обучения;
- достижение такого уровня контроля и управления качеством образования, который обеспечил бы признание квалификаций выпускников работодателями отрасли.

Фонд оценочных средств включает в себя контрольно-оценочные средства (задания и критерии их оценки, а также описания форм и процедур) для проведения текущего контроля успеваемости и промежуточной аттестации (определения качества освоения обучающимися результатов освоения учебной дисциплины (умений, знаний, практического опыта, ПК и ОК).

ФОС обеспечивает поэтапную (текущий контроль) и интегральную (промежуточная аттестация) оценку умений и знаний обучающихся, приобретаемых

при обучении по учебной дисциплине, направленных на формирование компетенций.

1.1.1. Перечень общих компетенций

ОК 01. Выбирать способы решения задач профессиональной деятельности применительно к различным контекстам;

ОК 02. Использовать современные средства поиска, анализа и интерпретации информации и информационные технологии для выполнения задач профессиональной деятельности;

ОК 03. Планировать и реализовывать собственное профессиональное и личностное развитие, предпринимательскую деятельность в профессиональной сфере, использовать знания по финансовой грамотности в различных жизненных ситуациях;

ОК 07. Содействовать сохранению окружающей среды, ресурсосбережению, применять знания об изменении климата, принципы бережливого производства, эффективно действовать в чрезвычайных ситуациях;

ОК 09. Пользоваться профессиональной документацией на государственном и иностранном языках.

1.1.2. Перечень профессиональных компетенций

ПК 1.1. Осуществлять сборку, монтаж и демонтаж электронных приборов и устройств в соответствии с требованиями технической документации;

ПК 1.2. Осуществлять сборку, монтаж и демонтаж электронных приборов и устройств и их настройку и регулировку в соответствии с требованиями технической документации и с учетом требований технических условий.

ПК 2.1. Производить диагностику работоспособности электронных приборов и устройств средней сложности;

ПК 2.2. Осуществлять диагностику аналоговых, импульсных, цифровых и со встроенными микропроцессорными системами устройств средней сложности для выявления и устранения неисправностей и дефектов;

ПК 2.3. Выполнять техническое обслуживание электронных приборов и устройств в соответствии с регламентом и правилами эксплуатации.

ПК 3.1. Разрабатывать структурные, функциональные и принципиальные схемы простейших электронных приборов и устройств;

ПК 3.2. Разрабатывать проектно-конструкторскую документацию печатных узлов электронных приборов и устройств и микросборок средней сложности;

Формой промежуточной аттестации по учебной дисциплине является **дифференцированный зачет.**

1.2 Результаты освоения учебной дисциплины ОП.07 Цифровая схемотехника, подлежащие проверке.

В результате аттестации по учебной дисциплине осуществляется комплексная проверка следующих умений и знаний:

Коды и наименования результатов обучения (умения и знания)	Показатели оценки результата	Формы и методы контроля и оценки результатов обучения
Умения:		
У 1- представлять числа в различных системах и форматах записи; ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	правильное применение основных систем счисления, форм представления чисел для преобразования информации	-наблюдение за ходом выполнения практической работы -дифференцированный зачет
У 2 - производить синтез и анализ цифровых схем; ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	- выбор элементной базы, и реализация схем цифровых устройств комбинационного и последовательностного типов по заданным входным условиям, переход от схемы к уравнению логической функции	-наблюдение за ходом выполнения практических работ -оценка результатов выполнения и защиты практических работ -дифференцированный зачет
У 3 - проводить исследование типовых схем цифровой электроники; ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	- экспериментальное построение временных диаграмм, тестовых последовательностей работы схем узлов в различных режимах	-оценка результатов выполнения и защиты лабораторных работ - дифференцированный зачет

У 4 - использовать универсальные базисы для построения схем на логических элементах ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	- оптимизировать процесс построения схем цифровых узлов на логических элементах путем применения универсальных базисов	-наблюдение за ходом выполнения практических работ - дифференцированный зачет
У 5- читать схемы различных устройств цифровой электронной техники, их отдельных узлов и блоков; ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	- правильность чтения схем различных устройств аналоговой и цифровой электронной техники, их отдельных узлов и блоков	-наблюдение за ходом выполнения практических работ -дифференцированный зачет
У 6 -_выполнять упрощение логических схем ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	- оптимизировать процесс построения схем цифровых узлов на логических элементах путем применения методов минимизации	-наблюдение за ходом выполнения практических работ -дифференцированный зачет
Знания:		
З 1 - виды информации и способы ее представления в компьютере ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	-понимание способов представления различных видов информации	-устный опрос по теме -дифференцированный зачет
З 2- общий состав и структуру персональных компьютеров ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.	-понимание особенностей архитектуры современных ПК	-тест по теме -дифференцированный зачет

<p>3 3- принципы работы цифровых устройств комбинационного и последовательного типа ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.</p>	<p>- описание принципа работы цифровых устройств комбинационного и последовательного типа</p>	<p>-тест по теме - устный опрос по теме - дифференцированный зачет</p>
<p>3 4 основные этапы синтеза цифровых устройств. ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.</p>	<p>- понимание сущности методов цифровой обработки сигналов</p>	<p>-устный опрос по теме - дифференцированный зачет</p>
<p>35 - основы схемотехники цифровых интегральных схем ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.</p>	<p>- обоснование основ построения схем типовых узлов и устройств цифровой техники</p>	<p>-письменный опрос по теме -дифференцированный зачет</p>
<p>36- основные методы представления логических функций в универсальных базисах ОК 1, ОК 2, ОК 3, ОК 7, ОК 9, ПК 1.1., ПК 1.2, ПК 2.1- 2.3, ПК 3.1., ПК 3.2.</p>	<p>- обоснование методов построения схем логических функций в универсальных базисах</p>	<p>-тест по разделу -дифференцированный зачет</p>

2. КРИТЕРИИ ОЦЕНИВАНИЯ УСПЕВАЕМОСТИ

Контроль и оценка результатов освоения учебной дисциплины ОП.07 Цифровая схемотехника осуществляется преподавателем в процессе:

- проведения устного или письменного опроса по теме, разделу; круглого стола, деловой игры, семинара и др.
- выполнения и защиты лабораторных и практических работ;
- тестирования по отдельным темам и разделам;
- анализ выполнения типового задания и т.д.

Устный или письменный опрос проводится на практических занятиях и затрагивает как тематику предшествующих занятий, так и лекционный материал и позволяет выяснить объем знаний студента по определенной теме, разделу, проблеме. Устный опрос в форме собеседования - специальная беседа преподавателя с обучающимся на темы, связанные с изучаемой дисциплиной, и рассчитанное на выяснение объема знаний обучающегося по определенному разделу, теме, проблеме и т.п.

Типовое задание - стандартные задания, позволяющие проверить умение решать как учебные, так и профессиональные задачи. Содержание заданий должно максимально соответствовать видам профессиональной деятельности.

Различают разноуровневые задачи и задания:

а) ознакомительного, позволяющие оценивать и диагностировать знание фактического материала (базовые понятия, алгоритмы, факты) и умение правильно использовать специальные термины и понятия, узнавание объектов изучения в рамках определенного раздела дисциплины;

б) репродуктивного уровня, позволяющие оценивать и диагностировать умения синтезировать, анализировать, обобщать фактический и теоретический материал с формулированием конкретных выводов, установлением причинно-следственных связей;

в) продуктивного уровня, позволяющие оценивать и диагностировать умения, интегрировать знания различных областей, аргументировать собственную точку зрения, выполнять проблемные задания.

Тестирование представляет собой систему стандартизированных заданий, позволяющую автоматизировать процедуру измерения уровня знаний и умений обучающегося, направлено на проверку владения терминологическим аппаратом и конкретными знаниями по дисциплине. Тестирование по теме, разделу занимает часть учебного занятия (10-30 минут), правильность решения разбирается на том же или следующем занятии; частота тестирования определяется преподавателем.

Практические занятия проводятся в часы, выделенные учебным планом для отработки практических навыков освоения компетенциями, и предполагают аттестацию всех обучающихся за каждое занятие.

В ходе практического занятия обучающиеся приобретают умения, предусмотренные рабочей программой дисциплины, учатся использовать формулы, и применять различные методики расчета, анализировать полученные результаты и делать выводы, опираясь на теоретические знания.

Содержание, этапы проведения конкретного практического занятия или лабораторной работы, критерии оценки представлены в методических указаниях

по выполнению практических работ.

Отчет по практической работе представляется в печатном виде в формате, предусмотренном шаблоном отчета по практической, лабораторной работе. Защита отчета проходит в форме доклада обучающегося по выполненной работе и ответов на вопросы преподавателя.

В случае невыполнения практических заданий в процессе обучения, их необходимо «отработать». Вид заданий, которые необходимо выполнить для ликвидации задолженности определяется в индивидуальном порядке, с учетом причин невыполнения.

Форма проведения текущего контроля успеваемости и промежуточной аттестации для обучающихся инвалидов и лиц с ограниченными возможностями здоровья выбирается с учетом индивидуальных психофизических особенностей (устно, письменно на бумаге, письменно на компьютере, в форме тестирования и т.п.). При необходимости обучающимся инвалидам и лицам с ограниченными возможностями здоровья предоставляется дополнительное время для подготовки ответа на дифференцированном зачете.

2.1. Критерии оценивания теоретических знаний

Требования к устным ответам

Результатом проверки уровня усвоения учебного материала является отметка. При оценке знаний обучающихся предполагается обращать внимание на правильность, осознанность, логичность и доказательность в изложении материала, точность использования терминологии, самостоятельность ответа. Оценка знаний предполагает учёт индивидуальных особенностей обучающихся, дифференцированный подход к организации работы.

Критерии оценки устного ответа:

Оценка	Условия, при которых выставляется оценка
Оценка 5 («отлично»)	полно раскрыл содержание материала в объеме, предусмотренном программой и учебником; изложил материал грамотным языком в определенной логической последовательности, точно используя математическую терминологию и символику; правильно выполнил рисунки, чертежи, графики, сопутствующие ответу; показал умение иллюстрировать теоретические положения конкретными примерами, применять их в новой ситуации при выполнении практического задания; продемонстрировал усвоение ранее изученных сопутствующих вопросов, сформированность и устойчивость использованных при ответе умений и навыков; отвечал самостоятельно без наводящих вопросов преподавателя. Возможны одна – две неточности при освещении второстепенных вопросов или в выкладках, которые

	обучающийся легко исправил по замечанию преподавателя.
Оценка 4 («хорошо»)	В изложении допущены небольшие пробелы, не исказившие математического содержания ответа, исправленные по замечанию преподавателя. Допущены ошибки или более двух недочетов при освещении второстепенных вопросов или в выкладках, которые обучающийся легко исправил по замечанию преподавателя.
Оценка 3 («удовлетворительно»)	Неполно или непоследовательно раскрыто содержание материала, но показано общее понимание вопроса и продемонстрированы умения, достаточные для дальнейшего усвоения программного материала. Имелись затруднения или допущены ошибки в определении понятий и использовании терминологии, чертежах, выкладках, исправленные после нескольких наводящих вопросов преподавателя. Обучающийся не справился с применением теории в новой ситуации при выполнении практического задания, но выполнил задания обязательного уровня сложности по данной теме. При проверке теоретического материала выявлена недостаточная сформированность умений и навыков.
Оценка 2 («неудовлетворительно»)	Не раскрыто основное содержание учебного материала; обнаружено незнание или непонимание учеником большей или наиболее важной части учебного материала; допущены ошибки в определении понятий, при использовании математической терминологии, в рисунках, чертежах или графиках, в выкладках, которые не исправлены после нескольких наводящих вопросов преподавателя. Обучающийся обнаружил полное незнание и непонимание изучаемого материала или не смог ответить ни на один из поставленных вопросов по изучаемому материалу.

Требования к оформлению доклада

Доклад предоставляется в распечатанном виде, объемом 3-5 страниц. Текст доклада должен быть представлен в текстовом редакторе Word, шрифт – Times New Roman 14, межстрочный интервал – 1.5 (полуторный). Поля: верхнее - 2, нижнее - 2, левое- 3, правое - 1,5.

Доклад должен включать в себя: введение, основную часть, заключение, список литературы (не менее 5 источников).

Критерии оценки доклада:

Оценка	Условия, при которых выставляется оценка
Оценка 5 («отлично»)	материал изложен в определенной логической последовательности. Тема доклада раскрыта полностью.
Оценка 4 («хорошо»)	тема раскрыта, но при этом допущены не существенные ошибки, исправленные по требованию преподавателя.
Оценка 3 («удовлетворительно»)	тема раскрыта не полностью, допущена существенная ошибка.
Оценка 2 («неудовлетворительно»)	содержании доклада не раскрывает рассматриваемую тему, обнаружено не понимание основного содержания учебного материала

Доклад может быть представлен как доклад-презентация. Необходимо представить 5-7 слайдов. Время доклада -5 минут. Критерии оценки доклада такие же. Дополнительно оценивается презентация.

Оформление слайдов	Параметры
Стиль	Соблюдать единого стиля оформления.
Фон	Фон не должен быть слишком темным или ярким, чтобы не отвлекать внимания от содержания слайдов.
Использование цвета	Слайд не должен содержать более трех цветов. Фон и текст должны быть оформлены контрастными цветами.
Анимационные эффекты	При оформлении слайда использовать возможности анимации. Анимационные эффекты не должны отвлекать внимание от содержания слайдов.
Представление информации	Параметры
Содержание информации	Слайд должен содержать минимум информации. Информация должна быть изложена доступным языком. Содержание текста должно точно отражать этапы выполненной работы. Текст должен быть расположен на слайде так, чтобы его удобно было читать. В содержании текста должны быть ответы на проблемные вопросы. Текст должен соответствовать теме презентации.
Расположение информации на странице	Предпочтительно горизонтальное расположение информации. Наиболее важная информация должна располагаться в центре. Надпись должна располагаться под картинкой.

Размер шрифта	Для заголовка – не менее 24. Для информации не менее – 18. Лучше использовать один тип шрифта. Важную информацию лучше выделять жирным шрифтом, курсивом, подчеркиванием На слайде не должно быть много текста, оформленного прописными буквами.
Выделения информации	На слайде не должно быть много выделенного текста (заголовки, важная информация).
Объем информации	Слайд не должен содержать большого количества информации. Лучше ключевые пункты располагать по одному на слайде.
Виды слайдов	Для обеспечения разнообразия следует использовать разные виды слайдов: – с таблицами – с текстом – с диаграммами

Критерии оценивания презентаций:

Оценка	Условия, при которых выставляется оценка
Оценка 5 («отлично»)	выполненная презентация отвечает всем требованиям критериев
Оценка 4 («хорошо»)	в презентации имеются незначительные нарушения или отсутствуют какие-либо параметры
Оценка 3 («удовлетворительно»)	при оценивании половина критериев отсутствует

Требования к оформлению реферата

Реферат предоставляется в распечатанном виде, объемом 10-15 страниц. Текст реферата должен быть представлен в текстовом редакторе Word, шрифт - TimesNewRoman 14, межстрочный интервал – 1.5 (полуторный), в таблицах возможен межстрочный интервал – 1(одинарный), поля: верхнее - 2, нижнее - 2, левое- -3, правое - 1,5.

Реферат должен включать в себя: содержание, введение, основную часть, заключение, список литературы (не менее 5 источников).

Время на защиту реферата: 5 минут.

Критерии оценивания реферата:

Оценка	Условия, при которых выставляется оценка
Оценка 5 («отлично»)	материал изложен в определенной логической последовательности. Тема реферата раскрыта полностью.
Оценка 4 («хорошо»)	тема реферата раскрыта, при этом допущены не существенные ошибки, исправленные по требованию преподавателя

Оценка 3 («удовлетворительно»)	тема раскрыта не полностью, допущена существенная ошибка
Оценка 2 («неудовлетворительно»)	при защите реферата обнаружено не понимание основного содержания учебного материала

Выполнение тестирования

Критерии оценивания:

Оценка	Условия, при которых выставляется оценка
Оценка 5 («отлично»)	если студент при тестировании дал 85-100% правильных ответов
Оценка 4 («хорошо»)	если студент при тестировании дал 69-84% правильных ответов
Оценка 3 («удовлетворительно»)	если студент при тестировании дал 51-68% правильных ответов
Оценка 2 («неудовлетворительно»)	если студент при тестировании дал менее 50% правильных ответов

2.2. Критерии оценивания практических знаний

Оценка	Критерии оценивания
Оценка 5 («отлично»)	<ul style="list-style-type: none"> - практическая работа выполнена в установленные сроки (при отсутствии уважительных причин для несвоевременного выполнения работы); - все расчеты выполнены в соответствии с методикой и в полном объеме, обозначены единицы измерения всех рассчитываемых показателей; - сделан развернутый вывод по итогам выполненных расчетов; - работа оформлена аккуратно.
Оценка 4 («хорошо»)	<ul style="list-style-type: none"> - практическая работа выполнена в установленные сроки (при отсутствии уважительных причин для несвоевременного выполнения работы); - расчеты выполнены в полном объеме, но были допущены одна - две негрубые ошибки при выполнении математических действий или не обозначены единицы измерения рассчитываемых показателей; - сделан развернутый вывод по итогам выполненных расчетов, однако не все выводы носят аргументированный и доказательный характер; - работа оформлена аккуратно
Оценка 3 («удовлетворительно»)	<ul style="list-style-type: none"> - практическая работа выполнена в неустановленные сроки (при отсутствии уважительных причин для несвоевременного выполнения работы); - расчеты выполнены в полном объеме, но при этом были допущены одна – две грубые или три – четыре негрубые ошибки при выполнении математических действий, не обозначены единицы измерения рассчитываемых показателей или работа оформлена неаккуратно, с большим количеством исправлений;

	<ul style="list-style-type: none">- не сделан развернутый вывод по итогам выполненных расчетов.- работа оформлена неаккуратно.
Оценка 2 («неудовлетворительно»)	<ul style="list-style-type: none">- работа не выполнена;- при выполнении расчетов обучающийся допускает более двух грубых ошибок или более четырех негрубых, не обозначены единицы измерения рассчитываемых показателей или обозначены неправильно;- не сделан вывод по итогам выполненных расчетов. <p>В случае получения оценки «неудовлетворительно» студент обязан выполнить работу заново.</p>

3. КОМПЛЕКТ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ

Раздел 1. Арифметические основы теории цифровых устройств

Тема 1.1. Формы представления числовой информации в цифровых устройствах

Вопросы для проведения фронтального устного опроса

1. Опишите процесс кодирования текстовой информации
2. Какие виды кодировок вам известны
3. Какая организация утверждает стандарты кодировок
4. В чем заключается принцип кодирования растрового изображения
5. Что такое глубина цвета
6. Опишите принцип кодирования цветного изображения с помощью RGB мо-

Дели.

7. В чем заключается принцип кодирования векторного изображения.
8. Опишите принцип оцифровки аналогового звукового сигнала
9. Что такое частота дискретизации звука
10. Что такое глубина кодирования звука
11. Что такое система счисления?
12. Что называется позиционной системой счисления?
13. Что называется основанием системы счисления?
14. По какому правилу производится перевод целой части десятичного числа в другие системы счисления?
15. По какому правилу производится перевод дробной части десятичного числа в другие системы счисления?
16. По какому правилу производится перевод числа из двоичной, восьмеричной и шестнадцатеричной систем счисления в десятичную?
17. По какому правилу производится перевод числа из двоичной системы счисления в восьмеричную и шестнадцатеричную
18. По какому правилу производится перевод числа из восьмеричной и шестнадцатеричной систем счисления в двоичную
19. Как перевести число из десятичной системы счисления в двоично-десятичную.
20. Как найти обратный и дополнительный код отрицательного числа

Устный опрос проводится во время урока. По каждой теме студент должен ответить не менее чем на 2 вопроса.

Практическая работа №1. Перевод чисел из одной системы счисления в другую.

1. Цель работы: Получить практическое представление о способах представления чисел в цифровых системах с биполярными кодами положительных и отрицательных чисел

2. Время выполнения работы – 2 часа.

3. Краткие теоретические сведения

ПОНЯТИЕ О СИСТЕМАХ СЧИСЛЕНИЯ

Системы счисления - это способ представления чисел и соответствующие ему правила действия над числами. Существует множество систем счисления (СС), но применительно к цифровым системам можно выделить следующие: двоичная, восьмеричная, десятичная и шестнадцатеричная, которые относятся к позиционным СС.

Позиционной системой счисления называется такая система, в которой количественное значение каждой цифры зависит от ее позиции (места) в числе. Примером можно привести обычную десятичную систему счисления. Например, число 909 содержит цифру 9 означающую девять сотен и цифру 9 в правой позиции означающую девять единиц.

Основанием системы счисления (р) называется количество знаков или символов, используемых для изображения числа в данной системе счисления.

Количественное значение символа определяется **номером разряда (k)**, т.е. **местом расположения этого символа в числовом ряду (нумерация справа налево, начиная с нуля).**

В зависимости от **номера разряда** они имеют свои **весовые коэффициенты.**

Задание: Произвести перевод чисел, заданных преподавателем, из одной формы в другую выполнить запись заданных чисел в прямом, обратном и дополнительном двоичных кодах для восьмиразрядной ячейки и для 16- разрядной ячейки

4. Порядок выполнения работы

4.1. Внести числа, заданные преподавателем в таблицу

4.2. Изучить краткие теоретические сведения.

4.3. Выполнить следующие действия

4.3.1. Перевести заданное десятичное число в двоичную, восьмеричную и шестнадцатеричную системы счисления.

4.3.2. Перевести в десятичную систему счисления заданное двоичное, восьмеричное и шестнадцатеричное число.

4.3.3. Перевести в заданное двоичное число в восьмеричную и шестнадцатеричную системы счисления.

4.3.4. Перевести в двоичную систему счисления заданное восьмеричное и шестнадцатеричное число.

4.3.5. Перевести в двоично-десятичную систему счисления заданное десятичное число

4.3.6. Перевести заданное десятичное число в двоичную систему счисления и записать их в прямом, обратном и дополнительном двоичных кодах для

восьмиразрядной ячейки и для 16-разрядной ячейки. Полученный в 16- разрядном коде результат преобразовать в шестнадцатеричную форму.

4.4. Ответить на контрольные вопросы

5. Указания к выполнению работы

5.1. Перевод числа в десятичной системе счисления в двоичную, восьмеричную и шестнадцатеричную

При переводе целого *десятичного* числа в систему с основанием P его необходимо последовательно *делить* на P до тех пор, пока не останется остаток, меньший основания. Число в системе с основанием P записывается как последовательность остатков от деления, записанных в обратном порядке, начиная с последнего частного.

При переводе дробной части она умножается на основание, после чего целая часть запоминается и отбрасывается. Вновь полученная дробная часть умножается на основание и т.д. Процедура продолжается до тех пор, пока дробная часть не станет равной нулю. Целые части выписываются после двоичной запятой в порядке их получения. Результатом может быть либо конечная, либо периодическая двоичная дробь. Поэтому, когда дробь является периодической, следует оборвать умножение на каком-либо шаге.

6. Указания к выполнению отчета

Отчет должен содержать тему и цель работы, задание в виде таблицы и порядок выполнения, результаты выполнения задания под номерами, соответствующими заданию.

7. Контрольные вопросы

1. Что такое система счисления??
2. Что такое основание системы счисления?
3. Чем определяется количественное значение символа в позиционной системе счисления?

Тема 1.2. Машинные коды и операции с ними

Вопросы для проведения фронтального устного опроса

1. Понятие бита, байта
2. Представление чисел с фиксированной и плавающей запятой.
3. Представление чисел в прямом, обратном и дополнительном кодах.
4. Кодирование отрицательных чисел.
5. Сложение, вычитание и умножение двоичных чисел с фиксированной запятой в прямом, обратном и дополнительном кодах.

Устный опрос проводится во время урока. По каждой теме студент должен ответить не менее чем на 2 вопроса.

Практическая работа №2. Арифметические действия с двоичными числами

1. Цель работы: Получить практическое представление о методике выполнения арифметических операций над двоичными числами

2. Время выполнения работы - 2 часа.

3. Краткие теоретические сведения

ФОРМА ПРЕДСТАВЛЕНИЯ ЧИСЕЛ И РАЗМЕЩЕНИЕ ИХ В РАЗРЯДНОЙ СЕТКЕ

В цифровых системах применяются две формы представления двоичных чисел:

- естественная форма, или форма с фиксированной запятой (точкой) в виде последовательности цифр с постоянным для всех чисел положением запятой (точкой), отделяющей целую часть от дробной.

- нормализованная форма с плавающей запятой (точкой)

При представлении чисел с *фиксированной запятой* каждому разряду ячейки памяти соответствует всегда один и тот же разряд числа, а "запятая" "находится" справа после младшего разряда, то есть вне разрядной сетки. Для кодирования знака двоичного числа используется старший разряд (если число положительное он равен нулю, если отрицательное - единице). Целая часть числа располагается в одной разрядной линии, причем заполнение производится с младшего разряда, а дробная часть – в другой разрядной линии и заполнение происходит с разряда, следующего за знаковым разрядом. Целая часть числа дополняется, если это необходимо, слева нулями до соответствующего числа разрядов, а дробная часть дополняется нулями справа.

Задание

- выполнить операции сложения над двоичными числами А и В с фиксированной и плавающей запятой.

- выполнить операцию вычитания над числами А и В в обратном и дополнительном кодах

4. Порядок выполнения

4.1. Внести числа, заданные преподавателем в отчет

4.2. Изучить краткие теоретические сведения.

4.3. Перевести заданное десятичное число в двоичную систему счисления и записать в формате с фиксированной и с плавающей запятой.

4.4. Выполнить над полученными двоичными числами операции сложения в формате с фиксированной и с плавающей запятой. Проверить полученный результат (перевести в десятичную систему).

4.5. Выполнить над полученными двоичными числами операции вычитания в формате с плавающей запятой в обратном и дополнительном кодах. Проверить полученный результат (перевести в десятичную систему).

4.6. Ответить на контрольные вопросы

4.7. Оформить отчет и сдать его преподавателю

5. Указания к выполнению работы

5.1. Представить заданные числа, согласно варианту, в двоичной форме. Исходные данные для примера представляют собой два числа в десятичной системе счисления, над которыми необходимо произвести арифметических операции.

5.2. Выполнить операции сложения над двоичными числами А и В с фиксированной и плавающей запятой.

5.2.1. Сложение двух многоразрядных чисел с фиксированной запятой

5.2.2 Сложение двух многоразрядных чисел с плавающей запятой

При выполнении арифметических операций над двоичными числами с плавающей запятой вначале необходимо нормализовать эти числа, затем выровнять порядки чисел до большего.

5.2.2.1. Нормализовать заданные числа и выровнять порядки чисел до большего.

5.2.2.2. Сложить поразрядно с учетом единиц переполнения от предшествующих разрядов. Результат нормализовать.

5.3. Выполнить операцию вычитания над числами А и В в обратном и дополнительном кодах.

6. Указания к выполнению отчета

Отчет должен содержать тему и цель работы, задание и порядок выполнения, результаты выполнения задания под номерами, соответствующими заданию.

7. Контрольные вопросы

1. Какие формы представления чисел применяются в цифровых системах?
2. Что представляет собой нормализованная форма числа с плавающей запятой?
3. Как получить обратный код отрицательного числа?
4. Как получить дополнительный код отрицательного числа?

Раздел 2. Логические основы цифровой схемотехники

Тема 2.1. Основные понятия алгебры логики

Вопросы для проведения фронтального устного опроса

1. Логические константы и переменные.
2. Элементарные логические функции.
3. Операции булевой алгебры.
4. Способы записи функций алгебры логики.
5. Тождества и законы алгебры логики. Формы представления функций алгебры логики.
6. Минимизация логических функций. Цели минимизации.
7. Общие принципы и способы минимизации.

Устный опрос проводится во время урока. По каждой теме студент должен ответить не менее чем на 2 вопроса.

Практическая работа № 3 Построение схем и таблиц истинности для заданных логических функций

1. Цель работы: Получить практическое представление о способах представления, преобразования логических функций и их реализации.

2. Время выполнения работы - 2 часа.

3. Краткие теоретические сведения

Для описания функционирования цифровых аппаратных средств используют алгебру логики. Создателем алгебры логики является английский математик Джордж Буль, в честь которого она названа булевой алгеброй.

Логической (или двоичной) переменной в булевой алгебре называется переменная, которая может принимать только два значения – «0» или «1». Соответственно, логической (или двоичной) функцией называется логическая переменная, значение которой зависит от других логических переменных. Элементарная логическая функция содержит одну логическую операцию, а основе элементарных логических функций (или логических операций) строятся логические выражения

Логические функции могут быть представлены (задаваться) различными способами

-аналитическая форма представления логических функций, в виде аналитических выражений (формул)

-табличная форма (при помощи таблицы истинности) ТИ. ТИ- таблица, которая содержит значения логической функции при всех возможных сочетаниях значений двоичных переменных. Количество таких сочетаний $N = 2^n$, где n – количество двоичных переменных, от которых зависит значение логической функции. А сами эти комбинации представляют собой двоичные коды номеров строк, начиная с нуля. Например, если логическая функция $y = f(x_1, x_2, x_3)$ зависит от трёх логических переменных ($n = 3$) – x_1, x_2, x_3 – то количество различных сочетаний значений x_1, x_2, x_3 (строк таблицы истинности) $N = 2^3 = 8$.

-в виде схем на логических элементах

Порядок выполнения логических операций в логических выражениях

1. Операция инверсии и действия в скобках
2. Логическое умножение
3. Логическое сложение

Например:

Если $a = 1, b = 0$, а функция имеет вид $y = a \cdot b + (a + b)$, то значение функции определим как $y = 1 \cdot 0 + (1 + 0) = 0 + 1 = 1$.

Если знак инверсии стоит над какой то частью логического выражения, то это равнозначно тому, что эта часть заключена в скобки

Задание: Перейти от аналитической формы задания логической функции к

табличной

4. Порядок выполнения

4.1. Найдите значение заданной в варианте задания (табл. 1) логической функции при всех комбинациях входных переменных и заполните таблицу истинности заданной функции.

5. Указания к выполнению

5.1. При нахождении значений функции при указанных значения входных переменных, следует использовать основные законы алгебры логики.

Порядок выполнения логических операций в логических выражениях

1. Операция инверсии
2. Логическое умножение
3. Логическое сложение

Для изменения порядка следует применять скобки.

Если знак инверсии (черта) стоит над какой-то частью логического выражения, то это равнозначно тому, что эта часть заключена в скобки.

Например, пусть задана логическая функция:

$$y = \overline{x_1 + x_2} \cdot x_3 + x_2 \cdot \overline{x_3}$$

Необходимо определить значение y при $x_1 = 1$; $x_2 = 1$; $x_3 = 0$.

Перепишем выражение в следующем виде: $y =$

$$(x_1 + x_2) \cdot \overline{x_3} + x_2 \cdot (\overline{x_3})$$
 Подставим

$$\text{вместо } x_1, x_2, x_3 \text{ их значения: } y = (1 + 1) \cdot \overline{0} + 1 \cdot (0)$$

Вначале выполняются действия в скобках:

$$y = (1) \cdot \overline{0} + 1 \cdot 1$$

$$y = 0 \cdot 0 + 1 \cdot 1$$

Затем выполняются операции логического умножения:

$$y = 0 + 1$$

И, наконец, операция логического сложения:

$$y = 1.$$

Найдите значения функции

$$f(0, 0, 0, 0)$$

$$f(0, 0, 0, 1)$$

$$f(0, 0, 1, 0)$$

$$f(0, 0, 1, 1)$$

$$f(0, 1, 0, 0)$$

.....

$$f(1, 1, 1, 1)$$

и заполните таблицу истинности

a	b	c	d	f
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

6. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения,
2. Исходную функцию задания п.3.1
3. Заполненную таблицу истинности функции
4. Вычисления значений функции для всех комбинаций входных переменных

7. Контрольные вопросы

1. Приведите три формы представления логических функций.
2. От чего зависит количество комбинаций (строк) в таблице истинности логической функции? Приведите формулу для расчета
3. Каков порядок выполнения логических операций в логических выражениях?

Практическая работа №4. Выполнение минимизации логической функции по заданному способу минимизации

Цель практической работы: изучить основные понятия, принципы осуществления логических операций, изучить принципы минимизации логических функций через карты Карно и диаграмму Вейча, научиться составлять КСМ.

Задание

Согласно исходным данным составить булеву функцию, логическую схему, таблицу истинности, каноническую сумму минтермов (КСМ), минимизировать функцию используя карту Карно и диаграмму Вейча, по возможности минимизировать результат.

Цель лабораторной работы: изучить основные логические элементы среды разработки multisim, символику, алгоритм построения булевых функций, принципы минимизации логических функций с помощью возможностей системы multisim. Проверить правильность выполнения практической работы №2.

Задание

1. Согласно решению первого задания практической работы №2 проверить правильность логической схемы, таблицы истинности, КСМ, минимизации с помощью возможностей логического преобразователя системы multisim.
2. Аналогично первому номеру проверить правильность вашего решения второго задания практической работы №2.

Решение практических заданий

Задание 1. Согласно заданной функции выполнить следующие операции:

1. составить логическую схему;
2. составить таблицу истинности;
3. КСМ;
4. минимизировать функцию методом карт Карно;
5. минимизировать функцию методом диаграммы Вейча;
6. минимизировать результат используя законы алгебры логики.

Задание 2. Согласно заданной таблице истинности выполнить следующие операции:

1. составить логическую функцию;
2. составить логическую схему;
3. КСМ;
4. минимизировать функцию удобным методом;
5. минимизировать результат используя законы алгебры логики.

Содержание отчета: отчет по практической работе должен содержать: рассуждения по решению задач, необходимые вычисления, ответ; вывод по работе

Контрольные вопросы:

1. Для чего используется минимизация логических функций?
2. Что такое минимизация функции?
3. Какие методы минимизации существуют?
4. В чем суть метода Квайна?

Тема 2.2 Логические элементы и схемы.

Практическая работа № 5 Построение логических схем в заданном базисе

1. Цель работы: Получить практическое представление о способах представления, преобразования логических функций и их реализации.

2. Время выполнения работы - 2 часа.

3. Краткие теоретические сведения

Схемы, реализующие логические функции, называются логическими элементами (ЛЭ). Основные логические элементы имеют, как правило, один выход (Y) и несколько входов, число которых равно числу аргументов (X1;X2;X3...XN). На электрических схемах логические элементы обозначаются в виде прямоугольников с выводами для входных (слева) и выходных (справа) переменных. Внутри прямоугольника изображается символ, указывающий функциональное назначение элемента. Работу логических элементов описывают с помощью **таблиц истинности**. В таблице истинности указываются значения логической функции при всех возможных сочетаниях значений двоичных переменных. Количество таких сочетаний $N = 2^n$, где n – количество двоичных переменных, от которых зависит значение логической функции. А сами эти комбинации представляют собой двоичные коды номеров строк, начиная с нуля. Например, если логическая функция $y = f(x_1, x_2, x_3)$ зависит от трёх логических переменных (n = 3) – x1, x2, x3 – то количество различных сочетаний значений x1, x2, x3 (строк таблицы истинности) $N = 2^3 = 8$.

С помощью схем ЛЭ можно реализовать любую логическую функцию.

Задачи, решаемые при разработке цифровых логических устройств, можно разделить на две категории:

1. Синтеза.
2. Анализа.

Синтез - это процесс построения схемы цифрового устройства по заданию.

Анализ - процесс обратный синтезу.

Таким образом, логическую функцию можно представить

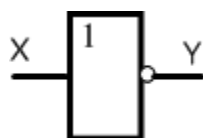
- в аналитической форме (в виде логических выражений)
- в табличной форме (в виде таблиц истинности)
- в виде электрической функциональной схемы на логических элементах

Основными логическими функциями являются:

Логическое отрицание (или инверсия). Записывается эта функция так:

$$Y = \bar{X}$$

Данная функция реализуется логическим элементом, который называется инвертором или же элементом **НЕ**



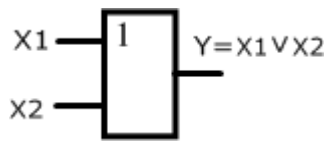
x	y
0	1
1	0

Логическое сложение или дизъюнкция. Записывается:

$$Y = X_1 \vee X_2$$

или $Y = X1 + X2$

Реализуется логическим элементом, который называется элементом **ИЛИ**



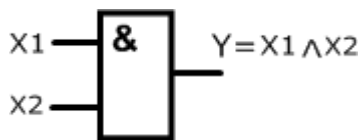
x1	x2	y
0	0	0
0	1	1
1	0	1
1	1	1

Логическое умножение или конъюнкция. Записывается:

$$y = X1 \wedge X2$$

или $Y = X1 \cdot X2$

Реализуется логическим элементом, который называется элементом **И**



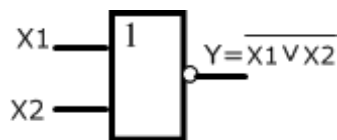
x1	x2	y
0	0	0
0	1	0
1	0	0
1	1	1

Отрицание логического сложения. Записывается:

$$y = \overline{X1 \vee X2}$$

или $Y = \overline{X1 + X2}$

Реализуется логическим элементом, который называется элементом **ИЛИ-НЕ** или элементом Пирса



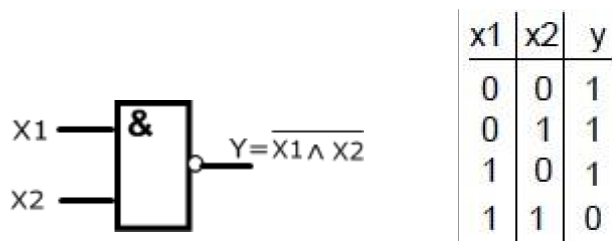
x1	x2	y
0	0	1
0	1	0
1	0	0
1	1	0

Отрицание логического умножения. Записывается:

$$y = \overline{X1 \wedge X2}$$

или $Y = \overline{X1 \cdot X2}$

Реализуется логическим элементом, который называется элементом **И-НЕ** или элементом Шеффера



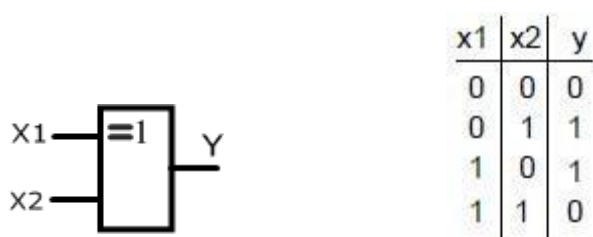
Функция неравнозначности (сложение по модулю 2).

Записывается:

$$Y = X1 \wedge \bar{X2} \vee \bar{X1} \wedge X2$$

или $Y = X1 \cdot \bar{X2} + \bar{X1} \cdot X2$

Реализуется логическим элементом, который называется элементом **исключающее ИЛИ**



При выполнении практической работы будем использовать следующие тождества:

- 1) $\bar{1} = 0$; 2) $\bar{0} = 1$; 3) $\overline{\bar{x}} = x$;
- 4) $x \cdot x = x$; 5) $x + x = x$;
- 6) $x \cdot 1 = x$; 7) $x + 1 = 1$;
- 8) $x \cdot 0 = 0$; 9) $x + 0 = x$;
- 10) $\bar{x} + x = 1$ 11) $\bar{x} \cdot x = 0$

Порядок выполнения логических операций в логических выражениях

1. Операция инверсии и действия в скобках
2. Логическое умножение
3. Логическое сложение

Например:

Если $a = 1$, $b = 0$, а функция имеет вид $y = a \cdot b + (a + b)$, то значение функции определим как $y = 1 \cdot 0 + (1 + 0) = 0 + 1 = 1$.

Если знак инверсии стоит над какой то частью логического выражения, то это равнозначно тому, что эта часть заключена в скобки

Основные законы алгебры логики

п/п	Закон	Логическое сложение	Логическое умножение
1	Переместительный	$x_1 \vee x_2 = x_2 \vee x_1$	$x_1 x_2 = x_2 x_1$
2	Сочетательный	$(x_1 \vee x_2) \vee x_3 = x_1 \vee (x_2 \vee x_3)$	$(x_1 x_2) x_3 = x_1 (x_2 x_3)$
3	Распределительный	$(x_1 \vee x_2) x_3 = x_1 x_3 \vee x_2 x_3$	$x_1 x_2 \vee x_3 = (x_1 \vee x_3)(x_2 \vee x_3)$
4	Инверсии	$\overline{x_1 \vee x_2} = \bar{x}_1 \bar{x}_2$	$\overline{x_1 x_2} = \bar{x}_1 \vee \bar{x}_2$

При выполнении практических работ мы будем неоднократно использовать закон (тождества) де Моргана:

- 1) инверсия конъюнкции входных переменных есть дизъюнкция инверсий входных переменных

$$\overline{x_1 x_2} = \bar{x}_1 + \bar{x}_2$$

- 2) инверсия дизъюнкции входных переменных есть конъюнкция инверсий входных переменных.

$$\overline{\bar{x}_1 + \bar{x}_2} = x_1 x_2$$

$$\overline{a \cdot \bar{b} \cdot c} = \bar{a} + b + \bar{c}$$

$$\overline{\bar{a} + \bar{b} + c} = a \cdot b \cdot \bar{c}$$

Понятие о дизъюнктивной нормальной форме (ДНФ) и конъюнктивной нормальной форме (КНФ).

Дизъюнктивная нормальная форма (ДНФ) - это такая форма представления функции, при которой логические выражения функции строятся в виде дизъюнктивного ряда членов, каждый из которых является простой конъюнкцией аргументов. На простом языке, ДНФ - это форма записи функции в виде логической суммы слагаемых, каждое из которых является логическим произведением переменных. Т.е. ДНФ представляет собой дизъюнкцию элементарных конъюнкций. Если в каждом члене ДНФ представлены все аргументы или их инверсии, причем, каждая конъюнкция включает в себя каждую переменную только один раз в прямом или инверсном виде, раз такая форма записи называется совершенной (СДНФ).

Существует также конъюнктивная нормальная форма (КНФ) - форма представления функции в виде конъюнкции (логического умножения) ряда членов, каждый из которых является простой дизъюнкцией (логическим сложением) аргументов. Т.е. КНФ представляет собой конъюнкцию элементарных дизъюнкций. Если в каждом члене КНФ представлены все аргументы или их инверсии, причем, каждая дизъюнкция включает в себя каждую переменную только один раз в прямом или инверсном виде, то такая форма называется совершенной (СКНФ).

Для нахождения СДНФ и СКНФ любой БФ существуют следующие

алгоритмы.

Пусть БФ трех переменных F задана таблицей истинности (таблица 7).

Таблица 7

Составим СДНФ для F :

- выделяем наборы переменных, на которых функция равна 1;
- записываем для этих наборов конъюнкции, при этом если переменная равна 1, то эта переменная записывается без отрицания, если же переменная равна 0, то такая переменная записывается с отрицанием;
- объединяем элементарные конъюнкции знаками дизъюнкций;
- полученное выражение будет являться совершенной ДНФ.

x	y	z	F
0	0	0	1
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$F_{\text{СДНФ}} = \bar{x} \cdot \bar{y} \cdot \bar{z} + \bar{x} \cdot y \cdot z + x \cdot \bar{y} \cdot z + x \cdot y \cdot \bar{z} + x \cdot y \cdot z$$

Алгоритм нахождения СКНФ:

- выделяем те наборы переменных, на которых функция равна 0;
- из этих наборов переменных составляем дизъюнкции, учитывая то, что если переменная равна 0, то она записывается без отрицания, а если 1 – с отрицанием;
- объединяем элементарные дизъюнкции знаками конъюнкций;
- полученное выражение является совершенной КНФ.

$$F_{\text{СКНФ}} = (x + y + \bar{z}) \& (\bar{x} + y + z) \& (x + \bar{y} + z)$$

Понятие о базисе

Минимальный набор логических операций, с помощью которых можно реализовать любую, сколь угодно сложную функцию. Функционально полными являются 3 базиса:

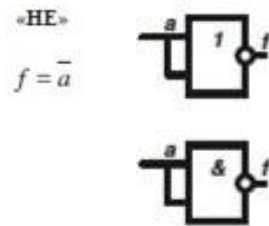
- 1) "И-ИЛИ-НЕ" (базис конъюнкции, дизъюнкции, инверсии)
- 2) "И-НЕ" (базис Шеффера)
- 3) "ИЛИ-НЕ" (базис Пирса).

Перевод в базис И-НЕ или ИЛИ-НЕ позволяет использовать одноименные микросхемы, а также уменьшить набор корпусов. Перевод в эти базисы осуществляется с использованием тождества де Моргана.

$$\overline{x_1 + x_2} = \bar{x}_1 \bar{x}_2$$

$$\overline{x_1 x_2} = \bar{x}_1 + \bar{x}_2$$

А реализация операции инверсии одной переменной выполняется следующим образом



Задание ч.1: Перейти от аналитической формы задания к схемной в основном логическом базисе И,ИЛИ,НЕ

4. Порядок выполнения

4.1. Построить схему заданной в таблице вариантов логической функции в логическом базисе И,ИЛИ,НЕ,

5. Указания к выполнению

5.1. При построении схемы вы можете основываться на примерах как с предварительным разбиением на элементарные логические функции, так и без предварительного разбиения

5.2. Построение схемы заданной функции в базисе И,ИЛИ,НЕ

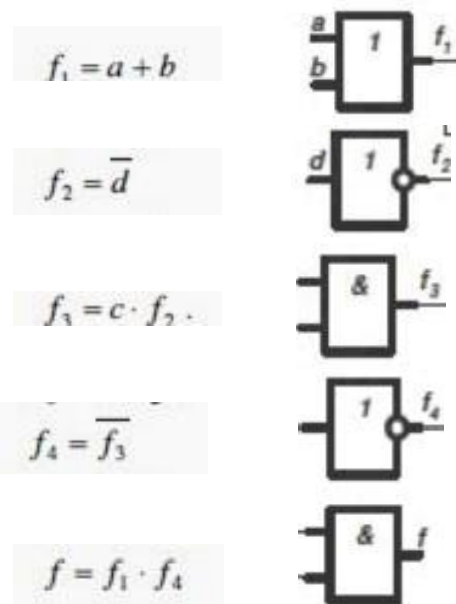
Пример 1:

$$f = (a + b) \cdot \overline{c \cdot d}$$

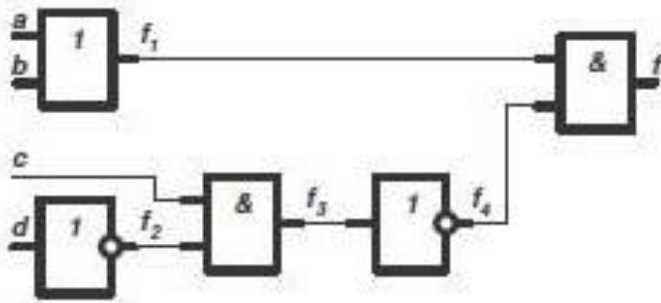
разобьем эту функцию на ряд элементарных логических функций

$$\begin{aligned} f_1 &= a + b \\ f_2 &= \bar{d} \\ f_3 &= c \cdot f_2 \\ f_4 &= \overline{f_3} \\ f &= f_1 \cdot f_4 \end{aligned}$$

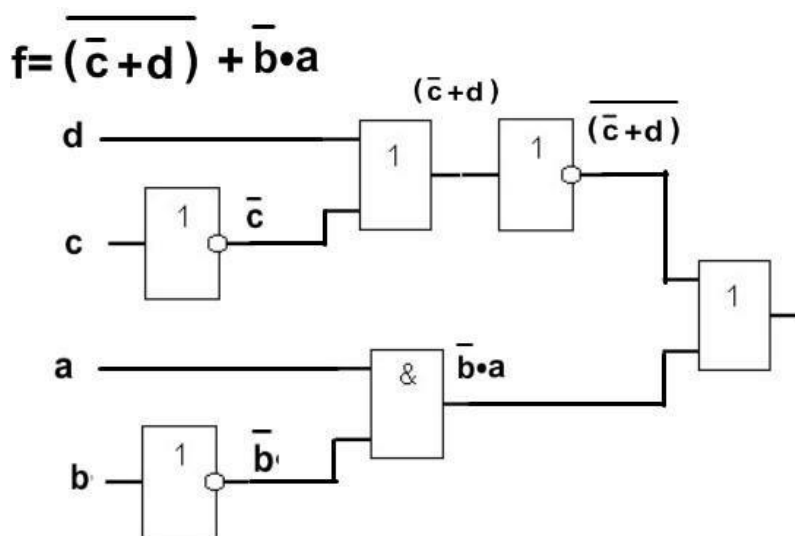
каждую элементарную логическую операцию реализует соответствующий логический элемент,



далее строим схему в соответствии с порядком выполнения логических операций



Пример 2: Построить схему заданной логической функции в базисе И,ИЛИ,НЕ без предварительного разбиения



6. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения,
2. Исходную функцию задания
3. Схему на логических элементах в базисе И, ИЛИ, НЕ, реализующую заданную логическую функцию.

Задание ч.2: Выполнить реализацию логических функций в заданных универсальных базисах

4. Порядок выполнения

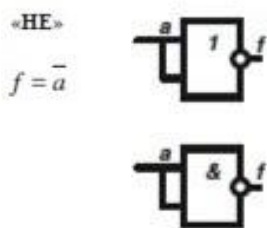
4.1. Преобразуйте логическую функцию с использованием тождества де Моргана для перевода в базисы И-НЕ или ИЛИ-НЕ (в зависимости от варианта задания).

4.2. Постройте схему, используя ЛЭ И-НЕ или ИЛИ-НЕ (в зависимости от варианта задания).

5. Указания к выполнению

При построении схемы реализуйте операцию инверсии путем замены

логического элемента НЕ на элементы И-НЕ или ИЛИ-НЕ с объединением входов.

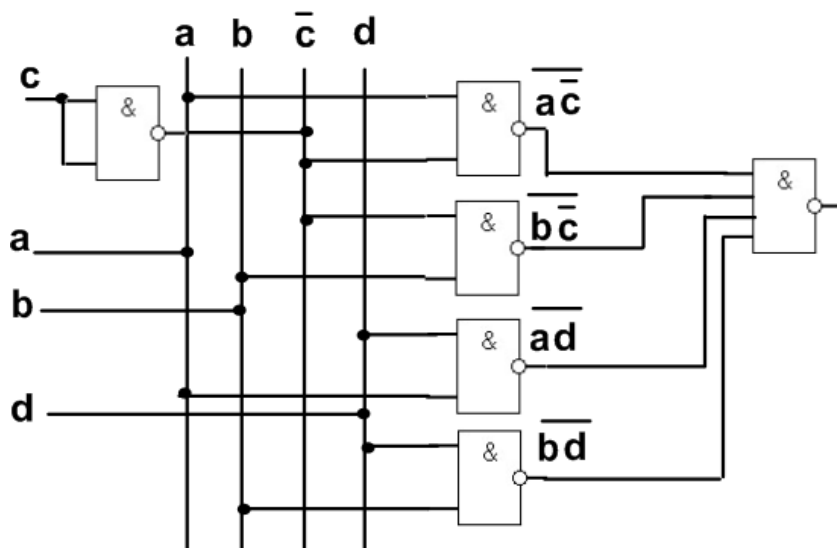


Пример. Построить схему заданной логической функции в базисе И-НЕ

выполним преобразования с применением тождества де Моргана,

$$f = \overline{a \cdot \bar{c} + b \cdot \bar{c} + a \cdot d + b \cdot d} = \overline{a \cdot \bar{c} \cdot b \cdot \bar{c} \cdot a \cdot d \cdot b \cdot d}$$

затем строим схему на логических элементах И-НЕ



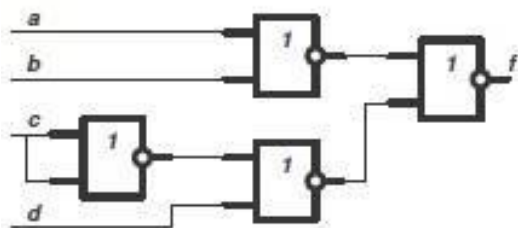
Пример. Построить схему заданной логической функции в базисе ИЛИ-НЕ

$$f = (a + b) \cdot (\bar{c} + d)$$

выполним преобразования с применением тождества де Моргана,

$$f = \overline{\overline{(a + b)} \cdot \overline{(\bar{c} + d)}} = \overline{(a + b) + (c + d)}$$

затем строим схему на логических элементах ИЛИ-НЕ



6. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения,
2. Преобразования логической функции с использованием тождества де Моргана
3. Схему в заданном базисе, реализующую заданную логическую функцию.

Задание ч.3: Выполнить реализацию логических функций в совершенной нормальной дизъюнктивной и конъюнктивной формах

4. Порядок выполнения

4.1. По заданной (см. табл.1) таблице истинности запишите СДНФ и СКНФ

4.2. Постройте полученные СДНФ и СКНФ в базисе И, ИЛИ, НЕ.

4.3. Ответьте на контрольные вопросы

5. Указания к выполнению

5.1. Запись функции в СДНФ

Правило перехода от табличной формы задания функции к СДНФ

- выбрать те наборы аргументов (строки таблицы истинности), на которых $f(X_1, X_2, \dots, X_n)=1$.
- если при этом X_i имеет значение '1', то остается без изменений, если '0', то с отрицанием.
- все конъюнктивные члены соединить знаком дизъюнкции.

Пример: Пусть логическая функция задана в виде таблицы

x3	x2	x1	f(x ₁ , x ₂ , x ₃)
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

Из таблицы истинности видно, что функция принимает значение логической единицы только на трех наборах переменных, т.е. на 1,2, и 5-м наборах (счет строки от нуля). Тогда аналитическое выражение функции будет выглядеть так

$$\text{СДНФ} = \overline{x_3} \wedge \overline{x_2} \wedge \overline{x_1} \vee \overline{x_3} \wedge \overline{x_2} \wedge x_1 \vee x_3 \wedge \overline{x_2} \wedge \overline{x_1} \vee x_3 \wedge x_2 \wedge x_1$$

5.2 Запись функции в СКНФ

Правило перехода от табличной формы задания функции к СКНФ или правило записи функции по нулям.

- выбрать те наборы аргументов (строки таблицы истинности), на которых $f(X_1, X_2, \dots, X_n)=0$.
- если при этом X_i имеет значение '0', то остается без изменений, если '1', то с отрицанием.
- все дизъюнктивные члены соединить знаком конъюнкции \wedge .

Например: Пусть логическая функция задана в виде таблицы

X ₁	X ₂	X ₃	f (X ₁ , X ₂ , X ₃)
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

Из таблицы истинности видно, что функция принимает значение логического нуля в строках с номерами 0, 2, 5. Тогда аналитическое выражение функции буде выглядеть так

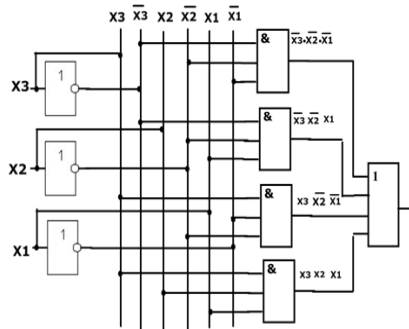
$$\text{СКНФ} = F(X_1, X_2, X_3) = (X_1 \vee X_2 \vee X_3) \wedge (\overline{X_1} \vee \overline{X_2} \vee X_3) \wedge (X_1 \vee X_2 \vee \overline{X_3})$$

5.3. Построение схем производится аналогично первой части задания Пример построения схем СДНФ и СКНФ функции

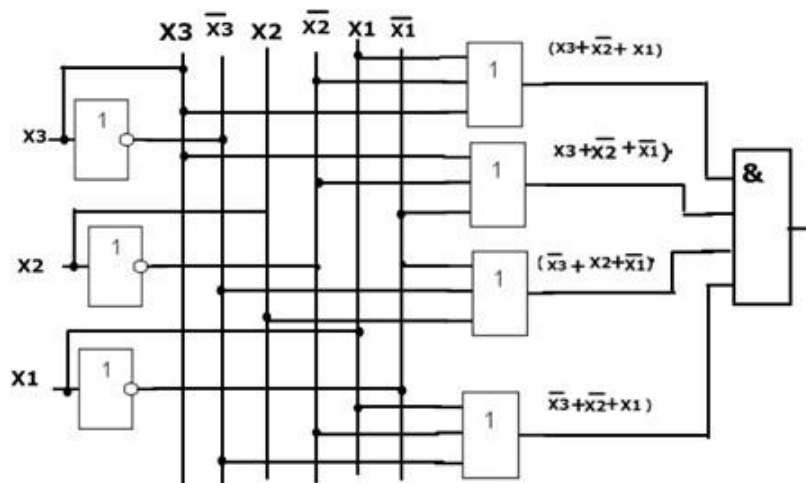
По заданной таблице истинности запишите СДНФ и СКНФ

X3	X2	X1	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$$Y_{\text{сднф}} = \overline{x_3} \cdot \overline{x_2} \cdot \overline{x_1} + \overline{x_3} \cdot \overline{x_2} \cdot x_1 + \overline{x_3} \cdot x_2 \cdot \overline{x_1} + \overline{x_3} \cdot x_2 \cdot x_1$$



$$Y_{\text{СКНФ}} = (x_3 + \bar{x}_2 + x_1) \cdot (x_3 + \bar{x}_2 + \bar{x}_1) \cdot (\bar{x}_3 + x_2 + \bar{x}_1) \cdot (\bar{x}_3 + \bar{x}_2 + x_1)$$



6. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения,
2. Исходную таблицу истинности задания.
3. СДНФ и СКНФ, полученные по таблице.
4. Схемы СДНФ и СКНФ, на логических элементах

7. Контрольные вопросы

1. Что называется базисом логической функции? Какие логические базисы вам известны?
2. Сформулируйте оба тождества де Моргана.
3. Как получить СДНФ функции?
4. Как получить СКНФ функции?

Тема 2.3 Классификация и схемотехника основных типов БЛЭ

Тестовый компьютерный контроль знаний по теме «Классификация и схемотехника основных типов БЛЭ»

Раздел 3. Цифровые устройства

Тема 3.1. Цифровые устройства комбинационного типа

Письменный опрос

1. Описать назначение мультиплексора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

2. Описать назначение демультимплексора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

3. Описать назначение шифратора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

4. Описать назначение дешифратора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

5. Описать назначение полусумматора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

6. Описать назначение одноразрядного сумматора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

7. Описать назначение компаратора
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

Письменный опрос проводится во время занятия. Каждый студент должен ответить не менее чем на 2 вопроса.

Лабораторная работа №1. Исследование работы шифратора и дешифратора

1. Цель работы: Изучение принципов работы и режимов функционирования шифратора и дешифратора.

2. Время выполнения работы – 2 часа

3. Краткие теоретические сведения

Шифратор это комбинационное цифровое устройство, которое осуществляет преобразование одиночного сигнала, выражающего код десятичного числа в n-разрядный двоичный код. При n выходах простейший полный шифратор должен иметь 2^N входов. Активный сигнал поступает только на один из входов в данный момент времени. Каждому входу с активным сигналом соответствует определённая комбинация выходных сигналов.

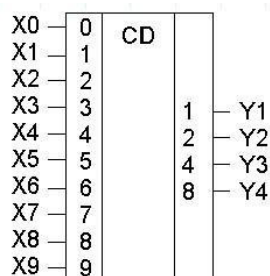


Рис.1 Условное графическое обозначение шифратора

Десятичное число	Двоичный код			
	Y4	Y3	Y2	Y1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Рис.2 Таблица истинности шифратора десятичного кода в четырехразрядный двоичный код

Шифраторы классифицируют по ряду признаков.

По числу входов различают:

- полные шифраторы, число входов которых $M = 2^N$;
- неполные шифраторы, имеющих число входов $M < 2^N$. где N-число выходов

По уровням входных и выходных сигналов выделяют:

- шифраторы высокого уровня, активные сигналы на входах и выходах которых имеют уровень логической единицы;
- шифраторы низкого уровня, активные входные и выходные сигналы которых соответствуют уровню логического нуля.

По функциональной значимости входов шифраторы разделяют на две группы:

- шифраторы с равнозначными функциями входов, в которых все входы равноценны и при подаче на любой из них активного уровня сигнала на выходе формируется двоичный код. В таких шифраторах нельзя подавать несколько входных сигналов одновременно от разных источников, т. е. должна соблюдаться очередность подачи сигналов от разных источников. Если на один из входов шифратора подан сигнал, остальные входы шифратора должны быть заблокированы;

- приоритетные шифраторы, в которых возможна одновременная подача на входы сигналов от разных источников, однако только один из них, имеющий больший приоритет, выполнит функцию формирования выходного кода. Как правило, наивысший приоритет назначается входу с самым высоким порядковым номером.

Микросхема К555ИВ1 представляет собой приоритетный шифратор низкого уровня, преобразующий унитарный код “1 из 8” в двоичный трехразрядный код.

Данная интегральная микросхема имеет следующий набор входных и выходных сигналов:

восемь информационных входов X_0 ,

X_1, \dots, X_7 ; три информационных выхода Y_0 ,

Y_1, Y_2 ;

вход E разрешения работы данного шифратора;

выход EO разрешения работы других шифраторов при каскадировании;

выходной сигнал группового переноса G .

Работа дешифратора разрешена при подаче нуля на вход разрешения E (enable). При этом на выходах кода Y_0, Y_1, Y_2 формируется инверсный двоичный код номера активной входной линии. При одновременном поступлении нескольких входных сигналов формируется выходной код, соответствующий входу с наибольшим номером. То есть старшие входы имеют приоритет перед младшими. Поэтому такой шифратор называется приоритетным. При отсутствии входных сигналов формируется выходной код

111. Единичный сигнал на входе E запрещает работу шифратора (все выходные сигналы устанавливаются в единицу).

На выходе G вырабатывается ноль при приходе любого активного входного сигнала. Это позволяет отличить ситуацию поступления сигнала на вход X_0 от ситуации отсутствия сигналов на всех входах.

Выход EO становится нулевым при отсутствии входных сигналов, если при этом разрешена работа шифратора нулевым сигналом на входе E .

Работа устройства иллюстрируется таблицей состояний табл.1

E	<i>Входы</i>								<i>Выходы</i>				
	X_7	X_6	X_5	X_4	X_3	X_2	X_1	X_0	Y_2	Y_1	Y_0	G	EO
1	x	x	x	x	x	x	x	x	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	1	1	1	1	1	1	1	0	1	1	1	0	1
0	1	1	1	1	1	0	x	x	1	0	1	0	1
0	1	1	1	0	x	x	x	x	1	0	0	0	1
0	1	1	0	x	x	x	x	x	0	1	0	0	1
0	1	0	x	x	x	x	x	x	0	0	1	0	1
0	0	x	x	x	x	x	x	x	0	0	0	0	1

Примечание: символ x указывает на то, что состояние соответствующего сигнала не имеет значение, т.е. не влияет на состояние выходного кода.

Сигналы EI и EO используются для наращивания разрядности шифратора. На рисунке 3 приведена схема построения шифратора 16X4 на основе двух шифраторов 8X3.

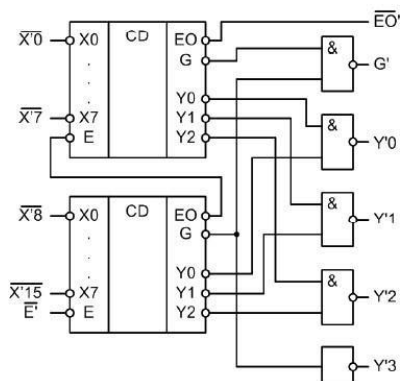


Рис.3 Схема построения шифратора 16X4

Шифраторы также могут быть использованы при организации клавиатуры для формирования кода нажатой клавиши. При этом каждому входу шифратора соответствует отдельная клавиша. Если ни одна из них не нажата, об этом свидетельствует единичное значение сигнала G. При нажатии на какую-либо клавишу выход G переходит в единичное состояние, а на информационных выходах формируется код нажатой клавиши. При использовании приоритетного шифратора в случае одновременном нажатии нескольких клавиш формируется код клавиши с наибольшим приоритетом.

Задание: По таблице истинности и диаграмме состояний проанализируйте работу шифратора и определите, при каких условиях активный низкий уровень появляется на выходах GS и E0, какой логический сигнал на входе управления «E» дешифратора является активным, является ли шифратор приоритетным

4. Порядок выполнения.

4.1. Установите лабораторный модуль **dLab2** на макетную плату лабораторной станции NI ELVIS.

4.2. Загрузите файл **dLab-2.vi** и запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN.

4.3. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.4. Установите на входе «E» шифратора логический сигнал «0», а на входах «X0», «X1», «X2», «X3», «X4», «X5», «X6», и «X7» – значения сигналов, приведенные в первой строке таблицы.

4.5. Занесите логические состояния входов и выходов шифратора первой строки в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу и на диаграмму». Аналогично занесите информацию остальных строк.

4.6. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет

4.7. Установите на входе «Е» шифратора логический сигнал «1» и повторите исследование работы шифратора.

4.8. По таблице истинности и временной диаграмме определите, какой логический сигнал на входе управления «Е» дешифратора является активным.

4.9. По таблице истинности и временной диаграмме определите, при каких условиях активный низкий уровень появляется на выходах GS (групповой сигнал) и E0 (разрешение от выхода).

4.10. Проверьте, что исследуемый шифратор является приоритетным. Для этого сначала установите вход управления «Е» в состояние «0», а все информационные входы в состояние «1». Затем переключите любые два информационных входа, например, «Х6» и «Х3» в состояние «0». Определите, сопоставив выходной сигнал шифратора с полученной ранее таблицей истинности, какой вход из двух задействованных имеет больший приоритет.

4.11. Запишите выводы по проведенным исследованиям.

5. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, перечень используемого оборудования, задание и порядок выполнения

2. Таблицу истинности и временную диаграмму при логическом «0» на входе «Е» шифратора.

3. Таблицу истинности и временную диаграмму при логической «1» на входе «Е» шифратора.

4. Выводы по проведенным исследованиям

6. Контрольные вопросы

1. Каково назначение шифратора? Приведите условное графическое обозначение шифратора

2. Каково назначение входа управления в шифраторе? Как влияет сигнал управления на выходные функции шифратора?

3. Какой шифратор называется приоритетным?

4. Какой шифратор называется полным?

Лабораторная работа №2. Исследование работы мультиплексора и демультимплексора

Цель работы: построение и исследование простейшего мультиплексора.

1.1.1 собрать схемы рисунки 1а, б. показать схемы преподавателю.

1.1.2 Включить стенд.

1.1.3 Исследовать мультиплексор, изменяя лог. Состояние V_{x1} , V_{x2} тумблером SA2:

- Положение 0 соответствует $V_{x1}=0$, $V_{x2}=0$;
- Положение 1 соответствует $V_{x1}=1$, $V_{x2}=0$;
- Положение 2 соответствует $V_{x1}=0$, $V_{x2}=1$;
- Положение 3 соответствует $V_{x1}=1$, $V_{x2}=1$;

И состояние $U_{пр1}$ тумблером SA3:

- Положение 0 соответствует $U_{пр1}=0$;
- Положение 1 соответствует $U_{пр1}=1$;

По светодиодам HL5 (V_{x1}), HL6 (V_{x2}), HL9 ($U_{пр1}$) и HL21 ($V_{ых1}$)

Дополнить таблицу 1.

Таблица 1 – таблица истинности

$U_{пр1}$	V_{x2}	V_{x1}	$V_{ых1}$ HL21
0	0	1	
0	1	0	
0	1	1	
1	0	1	
1	1	0	
1	1	1	

1.1.4 Выключите стенд.

1.2 построение и исследование простейшего демультиплексора.

1.2.1 собрать схемы рисунок 2а. б. Показать собранную схему преподавателю.

1.2.2 Включить стенд.

1.2.3 Изменяя лог. состояние V_{x1} тумблером SA2 (положение 0 соответствует $V_{x1}=0$, положение 1 соответствует $V_{x1}=1$) и состояние $U_{пр1}$ тумблером SA3 (положение 0 соответствует $U_{пр1}=0$, положение 1 соответствует $U_{пр1}=1$) исследовать демультиплексор. По светодиодам HL5 (V_{x1}), HL9 ($U_{пр1}$) и HL19 ($V_{ых1}$) HL22 ($V_{ых2}$). Дополнить таблицу 2.

Таблица 2.

$U_{пр1}$	V_{x1}	$V_{ых1}$ HL19	$V_{ых2}$ HL22
0	0		
0	1		
1	0		
1	1		

1.2.4 Выключить стенд.

Контрольные вопросы:

1. Как работает мультиплексор?
2. Как работает демультиплексор?

Лабораторная работа №3. Исследование работы одноразрядного сумматора

1. Цель работы: Изучение принципов работы и режимов функционирования сумматора

2. Время выполнения-2 часа

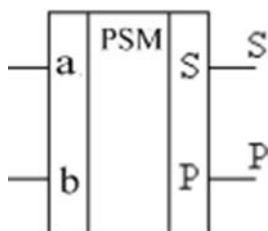
3. Краткие теоретические сведения

Сумматор - цифровое устройство для арифметического сложения двоичных чисел

По количеству одновременно обрабатываемых разрядов различают:

- одноразрядные сумматоры
- многоразрядные сумматоры

Полусумматором называется устройство, предназначенное для сложения двух одноразрядных переменных, имеющее два входа и два выхода и формирующее из сигналов входных слагаемых сигналы суммы и переноса в старший разряд.



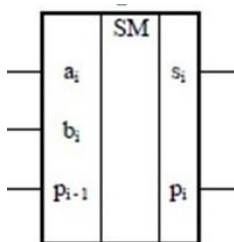
a и b- слагаемые

(операнды) S-сумма

P-выход переноса в старший разряд

a	b	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Одноразрядным полным сумматором называется устройство, предназначенное для сложения двух одноразрядных кодов, имеющее три входа и два выхода, и формирующее из сигналов входных слагаемых и сигнала переноса из младших разрядов сигналы суммы и переноса в старший разряд.



a_i и b_i - слагаемые (операнды)

P_{i-1} – вход переноса из младшего

разряда s_i -сумма

p_i -выход переноса в старший разряд

a_i	b_i	p_{i-1}	s_i	p_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1
$a_i + b_i + p_{i-1}$				

Многоразрядным сумматором называется устройство, предназначенное для сложения двух многоразрядных кодов, формирующее на выходе код суммы и сигнал переноса в случае, если результат сложения

не может быть представлен кодом, разрядность которого совпадает с разрядностью кодов слагаемых.

В последовательных сумматорах операция сложения выполняется последовательно разряд за разрядом, начиная с младшего. В параллельных сумматорах все разряды входных кодов суммируются одновременно.

Классификация сумматоров

Комбинационные сумматоры – устройства, не имеющие собственной памяти.

Накапливающие сумматоры, снабженные собственной внутренней памятью, в которой аккумулируются результаты выполненной операции. При этом каждое очередное слагаемое прибавляется к уже имевшемуся в устройстве значению.

В синхронных сумматорах время выполнения операции арифметического суммирования двух кодов не зависит от вида самих кодов и всегда остается постоянным. В асинхронных сумматорах время выполнения операции зависит от вида слагаемых. Поэтому по завершении выполнения суммирования необходимо вырабатывать специальный сигнал завершения операции.

В зависимости от используемой системы счисления различают двоичные, двоично-десятичные и другие типы сумматоров.

Для увеличения быстродействия многоразрядного сумматора применяется схема ускоренного переноса, которая в соответствии с состоянием сигналов на информационных входах и входного сигнала переноса формирует выходной сигнал переноса. Такой сумматор называется сумматором с параллельным переносом. На этом принципе построен четырехразрядный сумматор K155ИМ3.

Путем соединения выводов переноса C0, C4 четырехразрядных сумматоров в последовательную цепь можно построить сумматоры с разрядностью 8, 12, 16 и т.д. Такой многоразрядный сумматор называют сумматором с последовательным групповым переносом.

4. Перечень используемого оборудования

- лабораторная станция NI ELVIS II
- лабораторный модуль dLab5 для исследования работы сумматора

Задание:

По таблице истинности и диаграмме состояний проанализируйте работу микросхемы K155ИМ3 сравните полученные результаты с расчетами, выполненными вручную,

5. Порядок выполнения.

5.1. Установите лабораторный модуль **dLab5** на макетную плату лабораторной станции NI ELVIS.

5.2. Загрузите файл dLab-5.vi и запустите программу, щелкнув левой

кнопкой мыши на экранной кнопке RUN.

5.3. Нажмите на кнопку «Очистить таблицу».

5.4. Установите на входах «С0», «А0», «А1», «А2», «А3», «В0», «В1», «В2» и «В3» – значения сигналов, приведенные в первой строке табл.1.

Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов «S0», «S1», «S2», «S3» и «С4» сумматора, будет отображено состояние его выходных сигналов.

5.5. Занесите логические состояния входов и выходов сумматора в таблицу истинности. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу».

5.6. Повторите пп.4.4 – 4.5 для остальных строк табл.5.2.

5.7. Скопируйте полученную таблицу истинности в отчет

5.8. Проверьте полученные результаты сложения двоичных чисел с помощью уравнения.

5.10. Запишите выводы по проведенным исследованиям

5.11. Ответьте на контрольные вопросы

6. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, перечень используемого оборудования, задание и порядок выполнения

2. Таблицу истинности и результаты вычислений

3. Выводы по проведенным исследованиям

4. Ответы на контрольные вопросы

7. Контрольные вопросы

1. Что такое сумматор?

2. В чем отличие накапливающих сумматоров от комбинационных?

3. Как классифицируются сумматоры в зависимости от системы счисления?

4. Какой сумматор называется полусумматором? Поясните его работу с помощью таблицы истинности и схемы.

5. Какой сумматор называется одноразрядным полным сумматором? Поясните его работу с помощью таблицы истинности и схемы.

Практическая работа №6 Проектирование устройства на базе комбинационных цифровых узлов по заданной таблице истинности

1. Цель: Приобретение практических навыков построения схем цифровых устройств на базе специальных комбинационных узлов

2. Время выполнения работы -2 часа.

3. Краткие теоретические сведения

Дешифратором (Decoder — DC) $m \times n$ называют комбинационное устройство с m входами и n выходами, преобразующее m -разрядный двоичный код в n -разрядный унитарный код, имеет n информационных входов и 2^n выходов. Каждой комбинации логических уровней на входах будет соответствовать активный уровень на одном из 2^n выходов. Помимо информационных входов дешифраторы обычно имеют дополнительные входы управления. Сигналы на этих входах разрешают функционирование дешифратора или переводят его в пассивное состояние. В дешифраторах высокого уровня унитарный код содержит единственную 1, в дешифраторах низкого уровня - единственный 0.

Мультиплексором (Multiplexer - MUX) $M \times 1$ называют комбинационное устройство с M информационными (D_0, D_1, \dots, D_{M-1}), K адресными (A_0, A_1, \dots, A_{K-1}) входами и одним выходом (Y), которое осуществляет передачу сигнала с заданного адресным кодом информационного входа на его выход. Это комбинационное цифровое устройство предназначено для поочередной передачи на один выход одного из нескольких входных сигналов, то есть для их мультиплексирования. Количество мультиплексируемых входов называется количеством каналов мультиплексора.

Управление работой мультиплексора (выбор номера канала) осуществляется с помощью входного кода адреса. Например, для 4-канального мультиплексора необходим 2-разрядный управляющий (адресный) код, а для 16-канального — 4-разрядный код. Разряды кода обозначаются 1, 2, 4, 8 или A_0, A_1, A_2, A_3 (АВС).

Задание ч.1: Разработать схему логического устройства, реализующего логическую функцию, заданную в варианте задания, на базе дешифратора.

4. Порядок выполнения

4.1. Составьте таблицу истинности заданной функции, определяя значение логической функции при всех возможных комбинациях входных переменных.

4.2. Выпишите номера строк, в которых функций приобретает единичные и нулевые значения.

4.3. Постройте две схемы, реализующие заданную функцию: одну на дешифраторе с прямыми выходами и логическом элементе ИЛИ, а другую на дешифраторе с инверсными выходами и логическом элементе И.

5. Указания к выполнению

5.1. Чтобы реализовать логическую функцию на дешифраторе нужно подать логические переменные на адресные входы дешифратора.

5.2. Выбрать наборы входных переменных, при которых функция принимает значения «1». Так как функция должна равняться лог. «1» при реализации любого из этих наборов соответствующие выходы следует подать на входы схемы ИЛИ при использовании дешифраторов с активным сигналом лог. «1» на выходе или схемы И-НЕ, если используется дешифратор с активным сигналом лог. «0» на выходе.

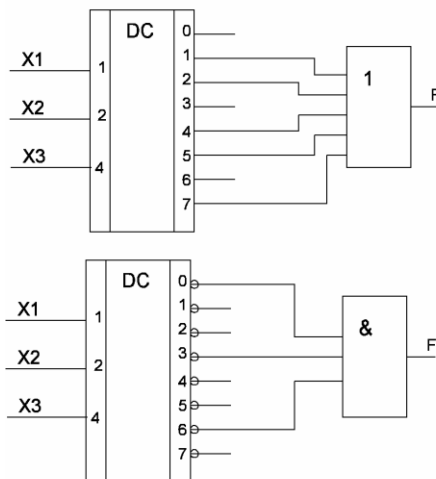
5.3. При использовании дешифраторов с активным сигналом лог. «0» удобнее выбрать наборы входных переменных, при которых функция принимает значения «0» и подать соответствующие выходы на входы схемы И.

Например: Необходимо реализовать функцию, описанную таблицей истинности, на базе дешифратора.

Таблица истинности имеет вид:

m	X ₃	X ₂	X ₁	y
0	0	0	0	0
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	1
6	1	1	0	0
7	1	1	1	1

Функция принимает значения «1» в 1,2,4,5,7 строках, и значения «0» в 0,3 и 6. Тогда схемы реализации будут выглядеть следующим образом



6. Указания к оформлению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения.
2. Заданную функцию согласно варианту.

3. Таблицу истинности с указанием номеров строк.
4. Схемы п.п. 3.3.

Задание ч.2: Разработать схему логического устройства, реализующего логическую функцию, заданную в виде карты Карно в варианте задания, на базе мультиплексора.

1. Порядок выполнения

1.1. Составьте МКНФ заданной логической функции по карте Карно путем объединения нулей.

1.2. Составьте таблицу истинности для вновь полученной функции, используя только три младших аргумента X3, X2, X1.

1.3. Для реализации в виде схемы подайте на адресные входы мультиплексора три младших аргумента X3, X2, X1, а на соответствующие информационные входы значения функции, полученные в соответствующих строках таблицы

2. Указания к выполнению

2.1. Для получения $Y_{\text{МКНФ}}$ следует произвести объединение клеток карты Карно, содержащих «0». Инверсия ставится над теми переменными, которые равны «1», внутри группы переменные объединяются знаком «+», а между группами – «·».

2.2. Чтобы заполнить таблицу истинности функции найдите ее значение при всех комбинациях входных переменных.

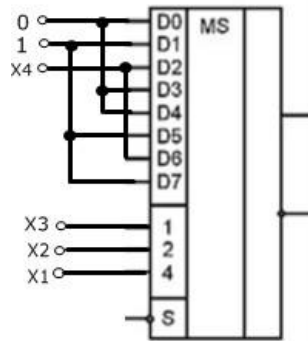
Например: пусть в результате минимизации функции, заданной в виде карты Карно $Y_{\text{МКНФ}}$ получилось равным

$$y = (X1 + X2) \cdot (X1 + X4) \cdot (\overline{X2} + X3)$$

Таблица истинности данной функции для трех младших аргументов

X3	X2	X1	Y
0	0	0	0
0	0	1	1
0	1	0	X4
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	X4
1	1	1	1

По таблице определим, какие сигналы следует подать на информационные входы мультиплексора, чтобы реализовать функцию Y.



3. Указания к оформлению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения.
2. Заданную функцию в виде карты Карно согласно варианту с указанием выбранных контуров.
3. МКНФ функции.
4. Таблицу истинности новой функции с указанием номеров строк.
5. Схемы п.п. 3.3.

4. Контрольные вопросы

1. Каково назначение дешифратора?
2. Каково количество выходных шин полного дешифратора при дешифрации трехразрядного числа?
3. Приведите условное графическое обозначение дешифратора высокого уровня 3X8 и укажите, при какой входной комбинации высокий уровень (лог«1») будет на выходе под номером «3»?
4. Приведите условное графическое обозначение дешифратора низкого уровня 3X8 и укажите, при какой входной комбинации низкий уровень (лог.«0») будет на выходе под номером «6»?
5. Каково назначение мультиплексора?
6. Какой информационный вход ($D0... D4$) мультиплексора подключается к выходу при подаче на адресные входы $A0$ и $A1$ кодов 01 и 10 соответственно?
7. Какой четырехразрядный адрес обеспечивает передачу на выход информации со следующих входов: $D2, D10, D5, D14$?

Тема 3.2. Последовательностные цифровые устройства

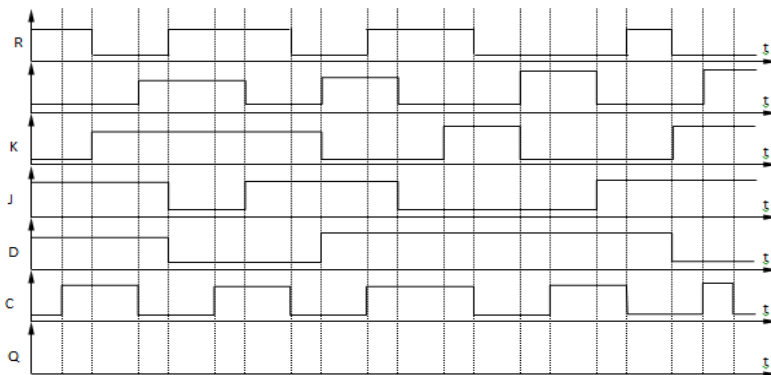
Письменный опрос

1. Описать назначение D-триггера
привести логическую функцию, описывающую работу устройства
привести условное графическое изображение
привести таблицу истинности
описать принцип действия

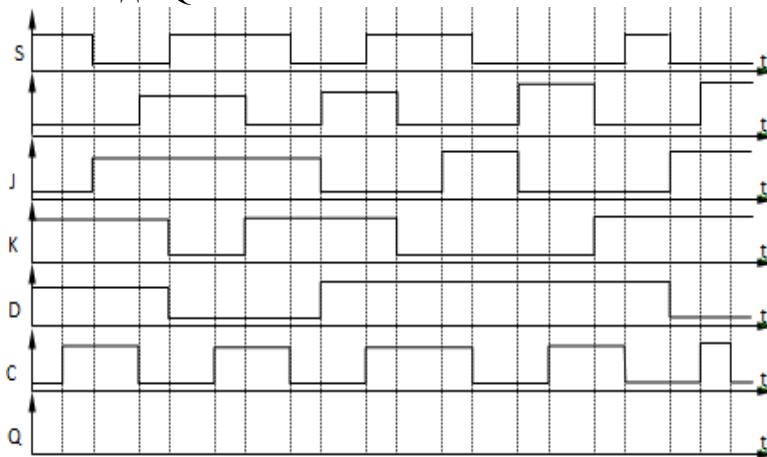
2. Описать назначение RS-триггера
 привести логическую функцию, описывающую работу устройства
 привести условное графическое изображение
 привести таблицу истинности
 описать принцип действия

3. Описать назначение JK-триггера
 привести логическую функцию, описывающую работу устройства
 привести условное графическое изображение
 привести таблицу истинности
 описать принцип действия

4. Нарисуйте УГО и таблицу истинности заданного триггера. Зачеркните на временных диаграммах те входы, которых у него нет, и нарисуйте временную диаграмму на выходе Q.



5. Нарисуйте УГО и таблицу истинности заданного триггера. Зачеркните на временных диаграммах те входы, которых у него нет, и нарисуйте временную диаграмму на выходе Q.



Лабораторная работа №4 Исследование работы асинхронного RS-триггера на логических элементах

1. **Цель работы:** Изучение работы асинхронного RS-триггера
2. **Время выполнения – 2 час**

3. Краткие теоретические сведения

Триггер – устройство, которое может находиться в одном из двух устойчивых состояний. Переход из одного устойчивого состояния в другое происходит скачкообразно под воздействием управляющих сигналов. Одно из этих устойчивых состояний обозначается как состояние лог. 0, другое - состояние лог. 1, т.е. триггер используется для хранения значения одной логической переменной

Триггер имеет два выхода: прямой Q и инверсный. Уровнями напряжения на этих выходах определяется состояние, в котором находится триггер: если напряжение на выходе Q соответствует уровню лог. 0 ($Q = 0$), то принимается, что триггер находится в состоянии лог. 0, при $Q = 1$ триггер находится в состоянии лог. 1. Логический уровень на инверсном выходе представляет собой инверсию состояния триггера (в состоянии 0 $Q = 1$ и наоборот).

Поведение триггера описывается таблицей переходов. Различают полную и сокращенную таблицу переходов. В полной таблице переходов определяется последующее состояние триггера $Q(t+1)$ в зависимости от состояний входных информационных сигналов и предыдущего состояния триггера:

$$Q(t+1) = f(Q(t), x_i(t)).$$

Сокращенная таблица переходов не принимает в расчёт предыдущее состояние триггера, поскольку поведение триггера полностью определяется состоянием входных сигналов.

По характеру реакции на входные сигналы триггеры делятся на два типа: асинхронные и синхронные. Асинхронный триггер характеризуется тем, что входные сигналы действуют на состояние триггера непосредственно с момента их подачи на входы, в синхронных триггерах - только при подаче синхронизирующего сигнала на управляющий вход С. Если триггер имеет хотя бы один вход синхронизации, то он считается синхронным. Асинхронный триггер не имеет входов синхронизации.

Асинхронный RS-триггер является базовым при создании более сложных триггеров. В простейшем случае асинхронный RS-триггер имеет два входа: S (Set) – вход установки триггера в единичное состояние, R (Reset) - вход установки триггера в нулевое состояние. Активный сигнал по входу S в момент появления заставляет триггер перейти в единичное состояние. Активный сигнал по входу R в момент появления заставляет триггер перейти в нулевое состояние.

Задание: По таблице истинности и диаграмме состояний проанализируйте работу триггера, заполните таблицу переходов триггера

4. Порядок выполнения.

4.1. Установите лабораторный модуль **dLab7** на макетную плату лабораторной станции NI ELVIS.

4.2. Загрузите файл **dLab-7.vi** и запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN.

4.3. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.4. Установите на входах «S» и «R» триггера значения сигналов, приведенные в первой строке табл. 3. Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет). На индикаторах круглой формы, расположенных около выходов триггера, будет отображено состояние выходных сигналов.

4.5. Занесите логические состояния входов и выходов триггера в таблицу истинности и на диаграмму состояний. Для этого на лицевой панели ВП нажмите на кнопку «**Добавить состояние в таблицу и на диаграмму**». Аналогично занесите информацию остальных строк. Заполните таблицу 4 отчета.

4.6. Изменяя с помощью элементов управления «S» и «R» состояние входных сигналов триггера, заполните в отчете таблицу переходов RS-триггера.

4.7. Запишите выводы по проведенным исследованиям и ответьте на контрольные вопросы

5. Указания к выполнению отчета

Отчет должен содержать:

- наименование и цель работы.
- перечень используемого оборудования
- таблицы истинности, переходов и временные диаграммы работы триггера в исследуемых режимах
- выводы по проведенным исследованиям
- ответы на контрольные вопросы.

6. Контрольные вопросы

1. Что такое триггер? Почему триггеры называются устройствами последовательного типа?

2. Опишите принцип работы RS-триггера.

3. Какая комбинация входных сигналов RS-триггера считается запрещенной?

4. Какое минимальное число входов у асинхронного RS-триггера? Опишите их назначение.

5. На каких логических элементах могут быть построены асинхронные RS-триггеры? Определите для каждого случая запрещенную комбинацию сигналов

Лабораторная работа №5 Исследование работы JK-триггера

1. Цель работы: Изучение работы универсального JK-триггера

2. Время выполнения-2 часа

3. Краткие теоретические сведения

Триггером называется устройство, способное формировать два устойчивых значения выходного сигнала и скачкообразно изменять эти значения под действием внешнего управляющего сигнала. Способность формировать на выходе два устойчивых значения сигнала, которые могут поддерживаться без изменения сколь угодно длительный промежуток времени, и позволяет применять триггер в качестве элемента памяти.

Состояние триггера определяют по выходному сигналу. В нем может храниться либо 0, либо 1. Обычно триггер наряду с основным прямым выходом Q имеет еще инверсный выход, потенциал которого имеет значение, обратное значению прямого выхода, (если $Q = 1$, то $Q' = 0$). Состоянию триггера 1 соответствует на выходе Q высокий уровень сигнала (1), а на выходе Q' низкий (0). Состоянию триггера 0 соответствует на выходе Q низкий уровень сигнала (0), а на выходе Q' высокий (1).

Триггеры имеют различные типы входов.

R (от английского RESET) - отдельный вход установки в состояние 0;

S (от английского SET) - отдельный вход установки в

состояние 1; K - вход установки универсального триггера в состояние 0;

J - вход установки универсального триггера в состояние 1; T - счетный вход;

D (от английского DELAY) - информационный вход установки триггера в состояние, соответствующее логическому уровню на этом входе;

C - управляющий (синхронизирующий) вход.

По характеру реакции на входные сигналы триггеры делятся на два типа: асинхронные и синхронные. Асинхронный триггер характеризуется тем, что входные сигналы действуют на состояние триггера непосредственно с момента их подачи на входы, в синхронных триггерах - только при подаче синхронизирующего сигнала на управляющий вход C.

Синхронные триггеры подразделяются на триггеры со статическим и динамическим управлением по входу C. Триггеры со статическим (потенциальным) управлением воспринимают информационные сигналы при подаче на C-вход уровня 1 (прямой C-вход) или 0 (инверсный C-вход).

Задание: Проанализируйте работу триггера в статическом и динамическом режимах, для чего получите таблицу переходов JK-триггера, подавая на входы соответствующие сигналы, определите, какие комбинации входных сигналов «J» и «K» соответствуют режимам работы

JK-триггера; исследуйте влияние установочных входов R и S на работу триггера, определите активный уровень сигналов асинхронного управления триггером, изучите работу JK-триггера в рабочих режимах, по временной диаграмме определите, по какому перепаду тактового импульса на входе «С» происходят переключения JK-триггера.

4. Порядок выполнения.

4.1. Исследование JK-триггера в статическом режиме

Статический режим исследования JK-триггера реализуется при подаче на его тактовый вход «С» одиночных импульсов в ручном режиме. Для этого генератор импульсов («ГЕНЕРАТОР»), расположенный на лицевой панели ВП, должен быть выключен (кнопка «ВКЛ» отжата). Подача одиночного импульса прямоугольной формы на вход «С» триггера производится однократным нажатием на кнопку квадратной формы, расположенную около этого входа.

4.1.1. Установите лабораторный модуль **dLab8** на макетную плату лабораторной станции NI ELVIS.

4.1.2. Загрузите файл **dLab-8.vi** и запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN.

4.1.3. Выключите генератор импульсов, если он был включен.

4.1.4. Нажмите на кнопку «Очистить таблицу и диаграмму».

4.1.5. Входы асинхронной установки «S» и асинхронного сброса «R» установите в состояние «1». Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет).

4.1.6. Установите на входах «J» и «K» триггера значения сигналов, приведенные в первой строке таблицы.

4.1.7. Нажмите и отпустите кнопку, расположенную около входа «С». На индикаторах круглой формы, расположенных около выходов триггера, будет отображено состояние его выходных сигналов. Логические состояния входов и выходов триггера будут автоматически занесены в таблицу истинности и на диаграмму состояний. В графу «С» таблицы истинности заносится символ, означающий подачу импульса на вход «С». Аналогично занесите информацию остальных строк.

4.1.8. По результатам исследований заполните таблицу переходов JK- триггера

5. Указания к выполнению отчета

Отчет должен содержать:

- наименование и цель работы.
- перечень используемого оборудования
- таблицы истинности, переходов и временные диаграммы

работы триггера в исследуемых режимах

- выводы по проведенным исследованиям
- ответы на контрольные вопросы.

6. Контрольные вопросы

1. Назовите условия задания режимов работы JK-триггера.
2. В чём разница между синхронным и асинхронным триггером?
3. Может ли JK-триггер оказаться в запрещённом состоянии, какому режиму соответствует комбинация $J=K=1$?
4. Почему JK-триггер называется универсальным?

Лабораторная работа №6. Исследование работы двоичного асинхронного реверсивного счётчика импульсов

Цель работы - изучение принципов построения и работы электронных счётчиков импульсов с различными коэффициентами пересчета при помощи математического моделирования с использованием средств и методов вычислительной техники.

Порядок выполнения работы

1. Вызвать программу EWB5.0. С помощью команды Open открыть файл со схемой лабораторного макета под именем Shetchic.ewb. Установить масштаб изображения таким, чтобы на схеме в достаточной степени были видны ее компоненты, надписи и переключатели. В случае необходимости использовать полосы прокрутки.
2. Исследовать суммирующий двоичный четырехразрядный счетчик. Для этого установить ключи K1, K3-K7 в верхнее положение, а ключ K2 – в нижнее положение. Запустить моделирование путем нажатия кнопки 0/1, расположенной в правом верхнем углу экрана. При этом на индикаторе появится 0 - начальное состояние счетчика. Нажимая клавишу "Пробел", получить все состояния счетчика от нуля до 15. Записать полученные данные в таблицу, столбцами которой являются: Q_1 , Q_2 , Q_3 , Q_4 , показания HL1. Состояние выхода триггера единичное, если соответствующий индикатор EL горит. Определить коэффициент пересчета такого счетчика.

3. Исследовать вычитающий двоичный четырехразрядный счетчик. Для этого перевести ключ K1 из верхнего положения в нижнее. Запустить моделирование. Пронаблюдать за изменением показаний индикатора HL1. Определить коэффициент пересчета такого счетчика. Сделать выводы.
4. Исследовать реверсивный режим двоичного счетчика. Включить счетчик в режиме суммирования. Не дожидаясь, когда индикатор сбросится в 0, переведите клавишей R счетчик в режим вычитания, а затем наоборот. Запишите полученные показания индикатора и поставьте им в соответствие двоичный код выходов триггеров.
5. Исследовать суммирующий счетчик с произвольным коэффициентом пересчета. Для этого при замкнутом состоянии ключа K7 путем переключения соответствующих ключей K3-K6 в нижнее положение установить 3 различных коэффициента пересчета. Полученные данные занести в таблицу, аналогичную п. 2. Проследить за поведением индикатора EL6.
6. Исследовать вычитающий счетчик с произвольным коэффициентом пересчета. Для этого перевести счетчик в двоичный режим суммирования и остановить его, разомкнув ключ K2, когда на индикаторе появится число 9. Не выключая клавишу моделирования 0/1 перевести счетчик в режим вычитания, замкнуть ключ K7, установить ключ K5 в нижнее положение (соответствующее коэффициенту пересчета, равному 4) и замкнуть ключ K2. Записать полученные данные и объяснить их. Затем в любом режиме установить на индикаторе число 7. Не выключая клавишу моделирования установить режим вычитания, замкнуть ключ K7, установить ключ K6 в нижнее положение (соответствующее коэффициенту пересчета, равному 8) и замкнуть ключ K2. Записать полученные данные и дать им объяснение. Установить с самого начала режим вычитания с произвольным коэффициентом пересчета и включить моделирование. Убедиться в том, что показания индикатора HL1 остаются нулевыми, несмотря на наличие входного сигнала (индикатор EL5 "мигает"). Объяснить полученный результат.
7. Изменяя частоту входного сигнала, найти такое ее значение, при котором счетчик перестает нормально функционировать. Объяснить полученный результат.

1.4 Содержание отчета

В отчете должна содержаться схема исследуемого счетчика, таблицы состояний в режимах суммирования, вычитания и реверса; результаты исследования счетчика в режиме вычитания с произвольным коэффициентом пересчета, анализ полученных результатов; значение предельной частоты входного сигнала; выводы по работе в целом.

1.5 Контрольные вопросы и задания

1. Какие типы триггеров могут быть использованы в счетчиках и почему?
2. Назовите параметры и характеристики счетчиков.
3. Охарактеризуйте основные типы счетчиков (суммирующие, вычитающие, реверсивные, кольцевые, синхронные, асинхронные, двоичные, двоично-десятичные и др.).
4. Каковы принципы построения суммирующих, вычитающих и реверсивных счетчиков?
5. Приведите примеры современных интегральных схем счетчиков, выполненных по различным технологиям (ТТЛ, ЭСЛ, на полевых транзисторах). Назовите их электрические параметры и характеристики.
6. В каких устройствах применяются счетчики?

Лабораторная работа №7. Исследование работы двоично-десятичного счетчика

1. Цель работы: Приобретение практических навыков построения схем цифровых устройств на базе специальных комбинационных узлов

2. Время выполнения работы-2 часа

3. Краткие теоретические сведения

Счетчиками называют устройства для подсчета числа входных импульсов и фиксации этого числа в каком-либо коде. В процессе работы счетчик последовательно изменяет свое состояние. Количество возможных состояний называется модулем счета $K_{сч}$ или емкостью счетчика (предельное число импульсов, которое может быть подсчитано счетчиком). Основными элементами счетчика являются триггеры, количество которых определяет число

разрядов счетчика n и его модуль счета $K_{сч}$. Нулевое состояние всех триггеров принимается за нулевое состояние счетчика. При подаче счетных импульсов счетчик последовательно изменяет свое состояние от нулевого до максимального, равного $K_{сч}$. Например, при $n=3$ $K_{сч}=8$, т.е. счетчик имеет 8 устойчивых состояний и каждый восьмой импульс, поступающий на его вход, будет возвращать счетчик в исходное состояние (обнуление счетчика). Это свойство позволяет использовать счетчики для деления частоты. При построении счетчика триггеры соединяют последовательно. Выход каждого триггера непосредственно действует на тактовый вход следующего. Для того чтобы реализовать суммирующий счетчик, необходимо счетный вход очередного триггера подключать к инверсному выходу предыдущего. Для того чтобы изменить направление счета (реализовать вычитающий счетчик), можно осуществить

-считывание выходных сигналов счетчика не с прямых, а с инверсных выходов триггеров.

-изменение структуры связей в счетчике путем подачи на счетный вход триггера сигнала не с инверсного, а с прямого выхода предыдущего каскада.

В зависимости от способа кодирования внутренних состояний различают:

- двоичные счетчики;
- двоично-десятичные (декадные) счетчики;
- кольцевые счетчики – состояние счетчика определяется местоположением одной единственной 1 или 0;
- счетчики Джонсона – состояние счетчика определяется количеством 1 или 0.

В зависимости от способа подсчета различают следующие виды счетчиков:

- суммирующие;
- вычитающие;
- реверсивные;
- кольцевые.

По способу тактирования работы различают:

- синхронные счетчики, для работы которых требуется синхросигнал;
- асинхронные счетчики, работающие без синхросигналов.

По структурной организации, зависящей от способа подачи счетных импульсов на разряды счетчиков, различают:

- счетчики с последовательным (каскадным) переносом – счетные импульсы поступают только на вход первого разряда, а с его выхода – на вход второго и т.д. (счетчики с последовательным переносом отличаются простотой, но при этом имеют низкое быстродействие);
- счетчики с параллельным переносом – счетные импульсы поступают одновременно на все разряды (такие счетчики имеют более сложную организацию, но обеспечивают высокое быстродействие);
- параллельно-последовательные счетчики, представляющие собой

комбинацию первых двух способов подачи счетных импульсов (такие счетчики используются для получения больших значений модуля счета).

Счётчик с произвольным основанием можно построить, используя микросхему счётчика, у которого имеется асинхронный вход сброса в нулевое состояние. Чтобы счётчик считал до N , достаточно в момент достижения в процессе счёта состояния N сформировать с помощью выходного состояния счётчика в этот момент и комбинационной схемы активный сигнал на входе сброса. Как только счётчик в процессе счёта переберёт все состояния от нуля до $N-1$, то с приходом очередного импульса на счётный вход счётчик достигает состояния N и происходит сброс его в нулевое состояние. То есть после состояния $N-1$ счётчик к приходу следующего импульса окажется в нулевом состоянии и счёт начнётся заново.

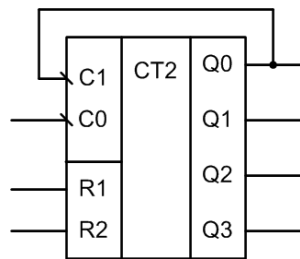


Рис.3. Условное графическое обозначение двоичного счетчика K555IE5

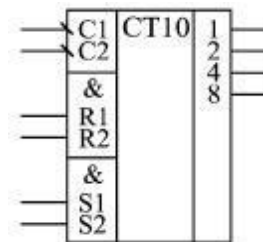


Рис.4. Условное графическое обозначение двоично-десятичного счетчика K555IE2

Задание: Разработать схемы двоичного и двоично-десятичного счетчика с заданным коэффициентом пересчета

1. Порядок выполнения

- 1.1. Представьте заданный преподавателем коэффициент пересчета в двоичном коде.
- 1.2. Для получения двоичного суммирующего счетчика выходы счетчика, веса которых соответствуют весам единиц в полученном двоичном числе, подсоедините ко входам логического вентиля И, выход которого подключите ко входам сброса счетчиков
- 1.3. Для получения двоично-десятичного счетчика заданный коэффициент пересчета представьте в двоично-десятичном коде и выходы счетчика, веса которых соответствуют весам единиц в полученном двоичном числе, подсоедините ко входам логического вентиля И, выход которого подключите ко входам сброса счетчиков
- 1.4. Для получения вычитающего счетчика определите число, которое будет предварительно записано в счетчик. Оно должно быть на единицу больше исходного модуля.
- 1.5. Представьте полученный коэффициент пересчета в двоичном коде

1.6. В соответствии с полученным числом входы счетчиков D0...D7 подключаются либо к нулевому потенциалу, либо через резистор к положительному выводу источника питания.

2. Указания к выполнению

2.1. Для построения двоичного счетчика с произвольным модулем счета используем метод, который заключается в немедленном сбросе в "0" счетчика, установившегося в комбинацию, соответствующему числу Ксч.

Пример построения двоичного счетчика с коэффициентом пересчета 100.

Так как заданный модуль счета больше 16, то для реализации этого счетчика необходимо использовать два четырехразрядных счетчика. Пусть это будут микросхемы ИЕ5. ИС типа ИЕ5 представляют собой последовательные двоичные четырехразрядные счетчики, у которых первый триггер имеет индивидуальный тактовый вход С1, а его выход Q1 не соединен с остальными разрядами счетчика. Внешний сигнал синхронизации подается на вход С1 счетчика D2. Его выход Q1 соединен со входом С2. Вход С1 счетчика D3 подключен к выходу Q4 счетчика D2. В процессе подсчета импульсов счетчик последовательно принимает состояния от 0 до 100. После чего он должен сброситься в ноль, т.е. все оставшиеся комбинации должны быть исключены. Для этого, как только на его выходах появится число $100_{10} = 1100100_2$, должен выработаться сигнал сброса. Его можно получить, если объединить логическим И выходы Q2 первой микросхемы, и Q1 и Q2 второй микросхемы счетчика. Эту функцию выполняет вентиль 3И (элемент D1 на рис. 5), выход которого подключен ко входам сброса счетчиков.

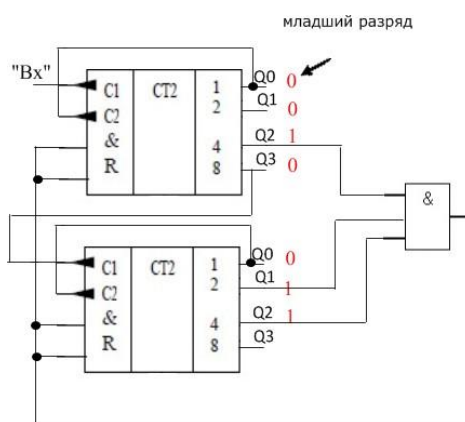


Рис.5 Схема суммирующего счетчика с коэффициентом пересчета 100 построенного на микросхемах ИЕ5

2.2. Для построения двоично-десятичного счетчика с произвольным модулем счета заданный коэффициент пересчета необходимо представить в двоично-десятичном коде, а затем выходы счетчика, веса которых соответствуют весам единиц в полученном двоичном числе, подсоединить ко входам логического вентилля И, выход которого подключить ко входам сброса счетчиков

Пример построения двоично-десятичного счетчика с коэффициентом пересчета

95

$$95_{10} = 1001\ 0101_{2-10}$$

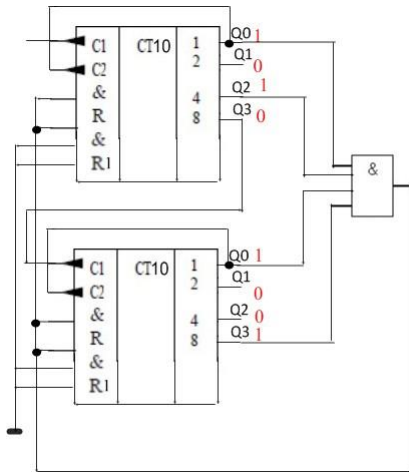


Рис.6 Схема суммирующего двоично-десятичного счетчика с коэффициентом пересчета 95, построенного на микросхемах ИЕ2

2.3. Для построения двоичного вычитающего счетчика с произвольным модулем счета используем метод предварительной загрузки числа, в основе которого лежит способ исключения начальных состояний для суммирующего счетчика и последних комбинаций для вычитающего счетчика. При этом счет начинается с того числа, которое было предварительно записано в счетчик.

Пример построения вычитающего счетчика с модулем счета $M = 77$, построенного на микросхемах ИЕ7.

Предварительная запись числа в этот счетчик происходит, если на вход стробирования C будет подан отрицательный импульс. Для осуществления обратного счета на вход -1 подаются положительные импульсы, а на вход $+1$ - высокий уровень напряжения. После того, как на выходах счетчика установятся нужные уровни, на выходе займа появится отрицательный импульс. Именно этот импульс и используется для предварительной записи числа. В рассматриваемом примере это число будет равно $X = 77+1 = 78_{10}$ (010011102). В соответствии с полученным числом входы счетчиков $D_0...D_7$ подключаются либо к нулевому потенциалу, либо через резистор к положительному выводу источника питания.

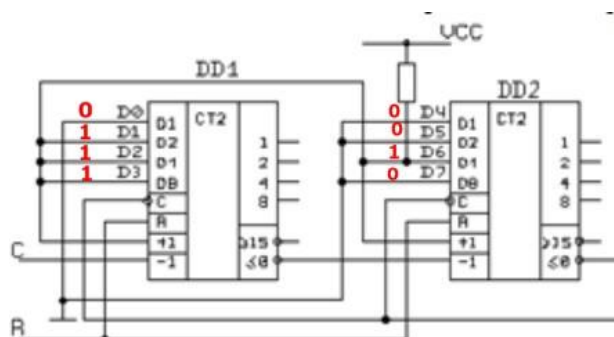


Рис.7 Схема вычитающего счетчика с модулем счета $M = 77$, построенного на

3. Указания к оформлению отчета

Отчет должен содержать:

1. Тему и цель работы, задание и порядок выполнения.
2. Заданный коэффициент пересчета в двоичном или двоично-десятичном коде.
7. Схемы п.п. 3.3.

4. Контрольные вопросы

1. Какие цифровые устройства называются счётчиками?
2. Что называют модулем счета Ксч?
3. Как преобразовать суммирующий счетчик в вычитающий?

Лабораторная работа №8. Исследование работы универсального регистра сдвига

1. Цель работы: Изучение принципов работы и режимов функционирования регистра сдвига на примере микросхемы К555ИР11

2. Время выполнения работы – 2 часа

3. Краткие теоретические сведения

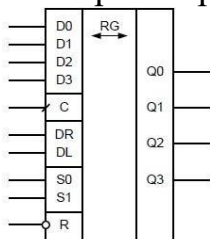
Регистр – функциональный узел последовательного типа, осуществляющий прием, хранение и выдачу чисел с двоичным представлением цифр разрядов. По способу записи информации регистры подразделяются на параллельные (регистры памяти), последовательные (регистры сдвига) и параллельно-последовательные.

В параллельном регистре запись и выдача слова осуществляется в параллельной форме одновременно во всех разрядах регистра. Его называют регистром хранения или регистром памяти. Эти регистры запоминают входные сигналы только в момент времени, определяемый сигналом синхронизации. В параллельных регистрах для хранения каждого разряда информации предназначен отдельный триггер.

Последовательный регистр характеризуется последовательной записью и выдачей слова, начиная со старшего или младшего разряда. В сдвиговых регистрах при записи многоразрядного числа используется цепочка триггеров, информация о каждом разряде последовательно переходит от одного триггера к другому. В зависимости от направления сдвига различают регистры:

- со сдвигом вправо (в сторону младших разрядов),
- со сдвигом влево (в сторону старших разрядов),
- реверсивные (сдвигающие и вправо и влево).

Параллельно-последовательные регистры входы и выходы как для



параллельной, так и для последовательной формы приема и передачи слова. Запись может осуществляться в параллельном коде, а считывание в последовательном или наоборот. Такие регистры называют универсальными. Примером универсального регистра служит интегральная микросхема К555ИР11, условное графическое обозначение которой показано на рисунке.

Регистр К555ИР11 может работать в следующих режимах (табл. 1): сброс, хранение данных, сдвиг влево, сдвиг вправо, и параллельная загрузка. Микросхема имеет входы: тактовый (С), параллельной загрузки (D0 – D3), выбора режима работы (S0 и S1), асинхронного сброса (R). Данные также могут поступать в регистр в последовательном коде на входы DL (при сдвиге влево) и

DR (при сдвиге вправо). Все операции кроме сброса выполняются в регистре синхронно по фронту тактовых импульсов. Внутренний код регистра может быть прочитан на выходах Q0 – Q3.

Таблица 1

Режим работы	Вход							Выход				
	R	C	S1	S0	DR	DL	Dn	Q0	Q1	Q2	Q3	
Сброс	0	x	x	x	x	x	x	0	0	0	0	
Хранение	1	x	0	0	x	x	x	q ₀	q ₁	q ₂	q ₃	
Сдвиг влево	1	↑	1	0	x	0	x	q ₁	q ₂	q ₃	0	
	1	↑	1	0	x	1	x	q ₁	q ₂	q ₃	1	
Сдвиг вправо	1	↑	0	1	0	x	x	0	q ₀	q ₁	q ₂	
	1	↑	0	1	1	x	x	1	q ₀	q ₁	q ₂	
Параллельная загрузка	1	↑	1	1	x	x	d _n	d ₀	d ₁	d ₂	d ₃	

Примечания: - символ x обозначает безразличное состояние входа;
 - символ ↑ обозначает фронт тактового сигнала.

Синхронная параллельная загрузка осуществляется путем установки напряжения высокого уровня на управляющие входы S0, S1. На объединенные входы-выходы, находящиеся в состоянии высокого импеданса подается четырехразрядное слово, которое по положительному фронту на С записывается в триггеры.

Сдвиг вправо осуществляется синхронно с приходом положительного фронта тактового импульса на С при установке на S0 высокого, а на S1 низкого уровней. В этом режиме данные последовательно считываются с входа DR.

Сдвиг влево осуществляется синхронно с приходом положительного фронта тактового импульса на С при установке на S1 высокого, а на S0 низкого уровней. В этом режиме данные последовательно считываются с входа DL.

Режим хранения реализуется при подаче на оба управляющих входа S0, S1 напряжения низкого уровня.

Сброс выходов в состояние низкого уровня происходит асинхронно при подаче нуля на R.

Области применения сдвиговых регистров весьма разнообразны. В двоичной арифметике сдвиг числа на один разряд влево соответствует умножению его на 2, а сдвиг на один разряд вправо – делению пополам. В аппаратуре передачи данных универсальные регистры преобразуют параллельный код в последовательный и обратно. Передача данных последовательным кодом по сравнению с параллельной передачей существенно экономит число линий связи, однако при этом увеличивается время обмена.

Задание: По таблице истинности и диаграмме состояний проанализируйте работу регистра сдвига, определите условия задания режимов

4. Порядок выполнения.

4.1. Установите лабораторный модуль **dLab11** на макетную плату лабораторной станции NI ELVIS.

1. 2. Загрузите файл **dLab-11.vi** и запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN.

The image shows the dLab-11 software interface. At the top left is a schematic diagram of a 4-bit shift register with inputs D0-D3, C, DR, DL, S0, S1, R and outputs Q0-Q3. Below it is a truth table for the shift register. At the bottom right is a timing diagram for the register's state.

Таблица истинности регистра сдвига

	R	S1	S0	DR	DL	D3	D2	D1	D0	C	Q3	Q2	Q1	Q0
Шаг 1														
Шаг 2														
Шаг 3														
Шаг 4														

Режим сдвига вправо

5.3. Выключите генератор импульсов, если он был включен.

5.4. Нажмите на кнопку «Очистить таблицу и диаграмму».

5.5. Установите на входах выбора режима сигналы: $S0=1$, $S1=0$, $R=1$.

Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа.

5.6. Выполните сброс регистра. Для этого на лицевой панели ВП с

помощью манипулятора мышь сначала переведите в отжатое, а затем в нажатое состояние кнопку квадратной формы, расположенную около входа «R». На

индикаторах выходных сигналов регистра «Q0», «Q1», «Q2» и «Q3» должны установиться нулевые значения.

5.7. Установите на входе последовательных данных «DR» логический сигнал «1».

5.8. Нажмите и отпустите кнопку, расположенную около входа «C». На индикаторах круглой формы, расположенных около выходов «Q0», «Q1», «Q2» и «Q3» регистра, будет отображено состояние его выходных сигналов. Логические состояния входов и выходов триггера будут автоматически занесены в таблицу истинности и на диаграмму состояний. В графу «C» таблицы истинности заносится символ \sqcap , означающий подачу импульса на вход «C».

5. 9. Установите на входе последовательных данных «DR» логический сигнал «0».

5.10. Трижды нажмите и отпустите кнопку, расположенную около входа «C».

5.11. Скопируйте полученные таблицу истинности и диаграмму состояний в отчет.

5.12. По таблице истинности и диаграмме состояний определите, в каком направлении (от Q0 к Q3 или от Q3 к Q0) смещается логическая единица, записанная в регистр на первом такте. Вывод запишите в отчет.

Режим сдвига влево

5.13. Нажмите на кнопку «Очистить таблицу и диаграмму».

5.14. Установите на входах выбора режима сигналы: S0=0, S1=1, R=1.

5.15. Выполните сброс регистра.

5. 16. Установите на входе последовательных данных «DL» логический сигнал «1».

5.17. Нажмите и отпустите кнопку, расположенную около входа «C». На индикаторах круглой формы, расположенных около выходов «Q0», «Q1», «Q2» и «Q3» регистра, будет отображено состояние его выходных сигналов. Логические состояния входов и выходов триггера будут автоматически занесены в таблицу истинности и на диаграмму состояний. В графу «C» таблицы истинности заносится символ \sqcap , означающий подачу импульса на вход «C».

5.18. Установите на входе последовательных данных «DL» логический сигнал «0».

5.19. Трижды нажмите и отпустите кнопку, расположенную около входа «C».

5.20. Скопируйте полученные таблицу истинности и диаграмму состояний

в отчет.

5.21. По таблице истинности и диаграмме состояний определите, в каком направлении (от Q0 к Q3 или от Q3 к Q0) смещается логическая единица, записанная в регистр на первом такте. Вывод запишите в отчет.

Режим параллельной загрузки

5.22. Нажмите на кнопку «Очистить таблицу и диаграмму».

5.23. Установите на входах выбора режима сигналы: S0= 1, S1=1, R=1.

5.24. Выполните сброс регистра.

5.25. Установите на входах параллельной загрузки «D0», «D1», «D2» и «D3» значения сигналов, приведенные в первой строке табл. 2

табл. 2

<i>Вход D3</i>	<i>Вход D2</i>	<i>Вход D1</i>	<i>Вход D0</i>
0	1	0	1
1	1	1	1
0	0	1	0
1	1	0	0

4.26. Нажмите и отпустите кнопку, расположенную около входа «С». На индикаторах круглой формы, расположенных около выходов «Q0», «Q1», «Q2» и «Q3» регистра, будет отображено состояние его выходных сигналов. Логические состояния входов и выходов триггера будут автоматически занесены в таблицу истинности и на диаграмму состояний. В графу «С» таблицы истинности заносится символ \lrcorner , означающий подачу импульса на вход «С».

5.27. Аналогично занесите информацию остальных строк

5.28. Скопируйте таблицу истинности в отчет.

5.29. По таблице истинности и диаграмме состояний проверьте соответствие выходных сигналов регистра Q0, Q1, Q2 и Q3 сигналам на входах параллельной загрузки D0, D1, D2 и D3. Вывод запишите в отчет.

5.30. Запишите выводы по проведенным исследованиям

5.31. Ответьте на контрольные вопросы

5. Указания к выполнению отчета

Отчет должен содержать:

- наименование и цель работы.
- перечень используемого оборудования
- таблицы истинности и диаграммы состояний работы

регистров в режимах сдвига вправо и влево

- таблицу истинности и диаграмму состояний регистра в режиме параллельной загрузки

- выводы по проведенным исследованиям
- ответы на контрольные вопросы.

6. Контрольные вопросы

1. Какие функции выполняют регистры?
2. Перечислите режимы работы микросхемы универсального регистра K555ИР11 и соответствующие им комбинации управляющих входов S1 S0.
3. В чем состоит отличие процедуры занесения информации в режиме параллельной загрузки и режимах сдвига? Какой регистр называется реверсивным?

Лабораторная работа №9. Исследование многоразрядного цифрового компаратора

Цель работы: приобрести практические навыки по сборке схемы компаратора, изучить принцип его работы.

Последовательность выполнения работы:

1. Запустить программу ElectronicsWorkbench.
2. На панели компонентов открыть пиктограммы Sources, Basic, LogicGates, Indicators.
3. Собрать схему компаратора в соответствии с вариантом.
4. Включить схему и проверить ее работоспособность.
5. Зафиксировать показания на выходе.
6. Выключить схему и сохранить ее: File-SaveAs, ввести имя файла comparator.ewb, выбрать нужный диск и папку.

Содержание отчета

1. Название лабораторной работы, ее цель.
2. Задание на лабораторную работу (по варианту).
3. Схема.
4. Результаты работы схемы.
5. Вывод о проделанной работе.

Раздел 4. Цифровые запоминающие устройства

Тема 4.1. Классификация и параметры запоминающих устройств

Тестовый опрос по разделу 4

Тема 4.2. Оперативные и постоянные запоминающие устройства

Тестовый опрос по разделу 4

Лабораторная работа №7 Построение ОЗУ заданной емкости и разрядности

1. Цель работы: Получить практическое представление о функционировании оперативного запоминающего устройства

2. Время выполнения-2 часа

3. Краткие теоретические сведения

Оперативным запоминающим устройством (ОЗУ) называется схема, служащая для записи, хранения и считывания массива многоразрядных двоичных слов (кодов), размещаемых каждое в своей запоминающей ячейке в соответствии с уникальным адресом для каждого запоминаемого слова. По мере поступления входных запоминаемых слов, каждому из них в соответствие ставится свой адрес. При считывании в ответ на установку адреса каждое слово появляется на выходе запоминающего устройства. ОЗУ относятся к энергозависимым устройствам, т.е. при отключении питания информация разрушается.

К основным характеристикам ОЗУ относятся:

- емкость памяти - наибольший объем информации, который одновременно может храниться в ОЗУ. Базовой единицей измерения емкости памяти служит бит, представляющий собой один разряд двоичного числа;

- организация запоминающего устройства, для оценки которого служит произведение числа хранимых слов на их разрядность. Это произведение равно емкости памяти ОЗУ. Например, два ОЗУ с организацией 32x32 и 64x16 имеют одинаковую емкость памяти 1024 бит;

- быстродействие (производительность) ОЗУ может характеризоваться временем цикла записи, временем цикла считывания информации, а также временем обращения памяти, включающим в себя оба цикла;

К основным управляющим и информационным сигналам относятся:

- $A_0...A_n$ - адрес, или адресный код. Адресный код является номером элемента или ячейки памяти, в котором хранится бит, байт или слово информации. Число разрядов адресного кода «n» определяет емкость памяти ОЗУ. Например, 12-разрядный код $A_{11}A_{10}A_9...A_0$ позволяет обратиться к любой из $2^{12} = 4096$ ячеек памяти ОЗУ;

- (CS) (Chip Select) или (CE) (Chip Enable) – сигналы выбора кристалла, или (CE) (Chip Enable) – сигналы выбора кристалла, или

микросхемы, активизирующие работу микросхемы ОЗУ при нулевом логическом уровне; • R/W (Read/Write) – сигнал, управляющий режимом работы памяти: при $R/W = 0$ производится запись, при $R/W = 1$ - чтение;

- DI, DO (Data Input, Data Output) – входные и выходные m -разрядные данные ОЗУ, передаваемые по совмещенной или отдельным шинам. Число разрядов m определяется организацией ЗУ.

По способу хранения информации ОЗУ делятся на две группы:

- статические ОЗУ, в которых элементами памяти являются

статические триггеры;

- динамические ОЗУ, в которых состояние элементов памяти (обычно полупроводниковых емкостей) требует периодического проведения процесса регенерации (восстановления) исходных уровней сигналов.

Задание: Проанализируйте работу микросхемы ОЗУ K531PY8 в режимах записи и считывания и сравните полученные результаты.

1. Порядок выполнения.

1.1. Установите лабораторный модуль **dLab16** на макетную плату лабораторной станции NI ELVIS.

1.2. Загрузите файл **dLab-16.vi** и запустите программу, щелкнув левой кнопкой мыши на экранной кнопке RUN.

1.3. Нажмите на кнопку **«Очистить таблицу»**.

1.4. Установите на входах адреса «A0» - «A3» и данных «DI0» - «DI3» значения сигналов, приведенные в первой строке табл.16.1. Логический уровень изменяется при однократном нажатии с помощью манипулятора мышь на кнопку квадратной формы, расположенную около соответствующего входа. При этом на кнопке отображается состояние входа («0» - синий цвет или «1» - оранжевый цвет).

1.5. Задайте режим записи в ОЗУ, установив на входе «R/W» логический сигнал «0».

1.6. Установите на входе «CS» сигнал «0».

1.7. Занесите логические состояния входов ОЗУ в таблицу истинности. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу». В режиме записи данных информация о состоянии выходов «D00» -

«D03» в таблицу истинности не заносится (в соответствующие ячейки помещается символ «—»).

1.8. Установите на входе «CS» сигнал «1».

1.9. Повторите пп.4.1.2 – 4.1.6 для остальных строк табл.

1.10. Скопируйте полученную таблицу истинности в отчет.

Вход A3	Вход A2	Вход A1	Вход A0	Вход DI3	Вход DI2	Вход DI1	Вход DI0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	1
0	0	1	0	0	0	1	0
0	0	1	1	0	0	1	1
0	1	0	0	0	1	0	0
0	1	0	1	0	1	0	1
0	1	1	0	0	1	1	0
0	1	1	1	0	1	1	1
1	0	0	0	1	0	0	0
1	0	0	1	1	0	0	1
1	0	1	0	1	0	1	0
1	0	1	1	1	0	1	1
1	1	0	0	1	1	0	0
1	1	0	1	1	1	0	1
1	1	1	0	1	1	1	0
1	1	1	1	1	1	1	1

РЕЖИМ ЧТЕНИЯ ДАННЫХ

1.11. Нажмите на кнопку «Очистить таблицу».

1.12. Установите на входах адреса «A0» - «A3» значения сигналов, приведенные в первой строке табл.16.2.

1.13. Задайте режим чтения из ОЗУ, установив на входе «R/W» логический сигнал «1».

1.14. Установите на входе «CS» сигнал «0». Информация из вы- бранной ячейки памяти поступит на выход микросхемы и будет отображаться на индикаторах круглой формы, расположенных около выходов «DO0», «DO1», «DO2» и «DO3» .

1.15. Занесите логические состояния входов ОЗУ в таблицу истинности. Для этого на лицевой панели ВП нажмите на кнопку «Добавить состояние в таблицу». В режиме чтения данных информация о состоянии входов «DI0»

«DI3» в таблицу истинности не заносится (в соответствующие ячейки помещается символ «—»).

<i>Вход A3</i>	<i>Вход A2</i>	<i>Вход A1</i>	<i>Вход A0</i>
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1
1	1	0	0
1	1	0	1
1	1	1	0
1	1	1	1

1.16. Повторите пп.4.1.10 – 4.1.13 для остальных строк табл.16.2.

1.17. Скопируйте полученную таблицу истинности в отчет.

1.18. По таблицам истинности сравните, записанные в ОЗУ и прочитанные из него данные. Результаты сравнения занесите в отчет. При этом следует помнить, что данные выводятся из ячеек памяти на выход микросхемы в инвертированном виде.

2. Указания к выполнению отчета

Отчет должен содержать:

1. Тему и цель работы, перечень используемого оборудования, задание и порядок выполнения

2. Таблицы истинности в режимах записи и считывания
3. Выводы по проведенным исследованиям
4. Ответы на контрольные вопросы

3. Контрольные вопросы

1. Какое запоминающее устройство называется оперативным?
2. Перечислите основные параметры ОЗУ. Дайте им характеристику.
3. В чем различие статического и динамического ОЗУ?
4. Опишите принцип работы ОЗУ типа К531РУ8.

Раздел 5. Аналого-цифровые и цифро-аналоговые преобразователи (АЦП и ЦАП)

Тема 5.1. Аналого-цифровые преобразователи (АЦП)

Вопросы для проведения фронтального устного опроса

1. Аналого-цифровые преобразователи (АЦП). Классификация.
2. Основные операции аналого-цифрового преобразования.
3. Основные характеристики.
4. Структурные схемы основных типов АЦП. Области применения.

Тема 5.2. Цифро-аналоговые преобразователи (ЦАП)

Вопросы для проведения фронтального устного опроса

1. Цифро-аналоговые преобразователи (ЦАП). Основные операции.
2. Основные характеристики.
3. Структурные схемы основных типов ЦАП. Области применения.

Самостоятельная работа обучающегося:

Выполнение индивидуальных проектов по направлениям:

1. Проектирование цифровых устройств по заданному логическому выражению или таблице истинности.
2. Современная элементная база цифровой электроники.

Требования к содержанию, структуре и оформлению индивидуального проекта

Проект должен соответствовать заданной тематике. Проектная работа включает не только сбор, систематизацию и обобщение информации по выдвинутой проблеме, но и представляет собой самостоятельное исследование,

демонстрирующее авторское видение проблемы, оригинальное ее толкование или решение. Проект должен иметь практическую направленность, быть востребованным и иметь возможность применения в той или иной сфере человеческой деятельности. Результатом (продуктом) проектной деятельности может быть любая из следующих работ:

- эссе,
- реферат,
- аналитические материалы,
- обзорные материалы,
- отчёты о проведённых исследованиях,
- бизнес-план,
- стендовый доклад.

4. КОМПЛЕКТ ОЦЕНОЧНЫХ СРЕДСТВ ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ

4.1. Назначение

Контрольно-оценочное средство предназначено для промежуточной аттестации по дисциплине ОП.07 Цифровая схемотехника оценки знаний и умений аттестуемых, а также элементов ПК и ОК.

4.2. Форма и условия аттестации

Аттестация проводится в форме дифференцированного зачета по завершению освоения всех тем учебной дисциплины, при положительных результатах текущего контроля. К дифференцированному зачету по дисциплине допускаются студенты, полностью выполнившие все лабораторные работы и практические задания по дисциплине.

Контрольно-оценочные средства для проведения промежуточной аттестации доводятся до сведения студентов не позднее, чем за месяц до окончания изучения дисциплины. На основе разработанного и объявленного обучающимся перечня теоретических вопросов и практических задач, рекомендуемых для подготовки к дифференцированному зачету, составляются задания, содержание которых до обучающихся не доводится. Комплект заданий по своему содержанию охватывает все основные вопросы пройденного материала по предмету.

Дифференцированный зачет проводится в специально подготовленных помещениях. На выполнение задания по билету студенту отводится не более 2 академических часов. В случае неточных и неполных ответов обучающего на вопросы дифференцированного зачета преподаватель вправе задать дополнительные вопросы из перечня включенных в оценочное средство в форме блиц-опроса (без предварительной подготовки).

4.3. Инструкция по выполнению работы

Студент получает тест-билет, который состоит из 30 заданий и бланк для фиксации ответов. К каждому заданию билета с 1 по 13 даны варианты ответов, из которых только один правильный; в заданиях 14-19 необходимо установить правильную последовательность; в 20-23 - установить соответствие; в заданиях 24-30 требуется вставить слово или словосочетание.

Задания выполнять рекомендуется в том порядке, в котором они даны. Для экономии времени пропускайте задание, которое не удаётся выполнить сразу, и переходите к следующему. Если после выполнения всей работы у вас останется время, вы можете вернуться к пропущенным заданиям

4.4. Оценочные средства

Вопросы закрытой формы с выбором одного варианта ответа

1. С уменьшением среднего времени задержки распространения сигнала быстродействие ЦИМС

1. Увеличивается
2. Уменьшается
3. Остается неизменным

2. Какая выходная переменная таблицы истинности соответствует работе логического элемента «И-НЕ»?

Вход		y_1	y_2	y_3	y_4
0	0	0	1	0	1
0	1	0	1	1	0
1	0	0	1	1	0
1	1	1	0	1	0

1. y_1
2. y_2
3. y_3

3. Что собой представляет ДНФ переключательной функции?

1. конъюнкцию элементарных дизъюнкций
2. дизъюнкцию элементарных конъюнкций
3. логическое умножение нескольких логических переменных

4. Какое количество адресных входов должен иметь мультиплексор $8 \rightarrow 1$?

1. 4 входа
2. 8 входов
3. 3 входа

6. Какому режиму универсального триггера соответствуют комбинация $J=1$ $K=0$

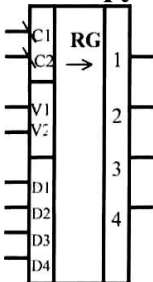
1. Хранение

2. Установка в 1
3. Установка в 0
4. Переключение

6. Реверсивный счетчик может выполнять функции:

1. преобразования кода
2. суммирования
3. вычитания
4. как суммирования, так и вычитания

7. Какое функциональное назначение имеет эта ИМС?



1. Преобразователь двоичного кода в унитарный код
2. Преобразователь прямого кода в обратный код.
3. Счетчик с предварительной установкой
4. Регистр сдвига

8. Чему равно число 22 в двоичной системе счисления?

1. 10110
2. 11000
3. 10101

9. Чему равно число 95 в двоично-десятичной системе счисления?

1. 10001110
2. 10010101
3. 11001
4. 100101

10. Какая комбинация на входах R S асинхронного триггера с прямыми входами является запрещённой

1. R= 0 S=1
2. R=1 S=0
3. R= 1S=1
4. R=0 S =0

11. Для обозначения какого типа ЗУ используют аббревиатуру PROM?

1. оперативного запоминающего устройства
2. программируемого постоянного запоминающего устройства
3. постоянного запоминающего устройства

12. Для обозначения какого типа ЗУ используют аббревиатуру RAM?

1. оперативного запоминающего устройства
2. программируемого постоянного запоминающего устройства
3. постоянного запоминающего устройства

13. ЗУ какого типа позволяет многократное программирование пользователем?

1. ROM
2. RAM
3. EEPROM
4. PROM

Вопросы на установление правильной последовательности

14. Укажите правильную последовательность выполнения логических операций при вычислении логических выражений в соответствии с приоритетом

1. инверсия переменной
2. действия в скобках
3. дизъюнкция
4. конъюнкция

15. Расположите единицы количества информации по возрастанию

1. килобайт;
2. мегабайт;
3. бит;
4. байт.

16. Расположите виды памяти по увеличению их быстродействия

1. внешняя память
2. КЭШ процессора
3. оперативная и постоянная память
4. сверхоперативная регистровая память

17. Расположите носители информации по увеличению их возможной информационной емкости.

1. Blu-Ray Disc
2. HDD
3. DVD
4. CD

18. Укажите правильную последовательность двоичного кода после каждого из четырех импульсов, поступивших на вход четырехразрядного двоичного суммирующего счетчика, который был предварительно установлен в состояние 1100.

1. 1111
2. 0000
3. 1110
4. 1101

19. Расположите виды памяти по увеличению их возможной информационной емкости.

1. оперативная и постоянная память
2. КЭШ-память
3. сверхоперативная регистровая память;
4. внешняя память

Вопросы на установление соответствия (приведите в соответствие)

20. Установите соответствие значений чисел в шестнадцатеричной и двоичной системе

1. $2C_{16}$	А. 11111001_2
2. $D5_{16}$	Б. 01111011_2
3. $7B_{16}$	В. 11010101_2
4. $F9_{16}$	Г. 00101100_2

21. Установите соответствие между цифровым узлом и его назначением

1. Шифратор;	А. преобразование двоичного кода в десятичный;
2. Дешифратор;	Б. суммирование двоичных кодов
3. Мультиплексор;	В. преобразование десятичного кода в двоичный;
4. Сумматор.	Г. передача сигнала от нескольких источников по одному физическому каналу.

22. Установите соответствие значений чисел в восьмеричной и двоичной системе

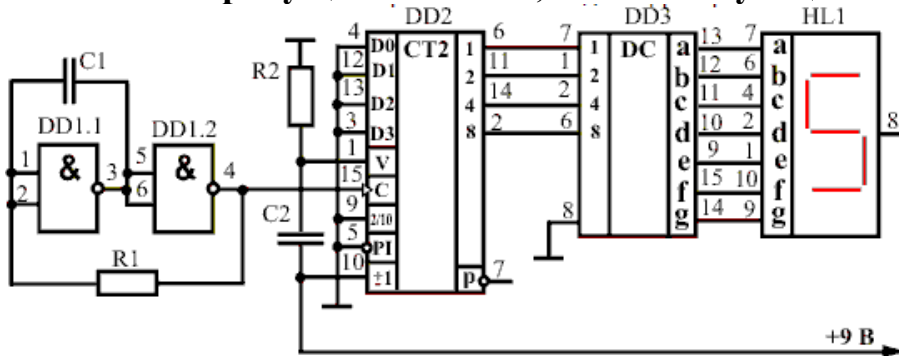
1. 327_8	A. 100101000_2
2. 512_8	Б. 111100110_2
3. 746_8	В. 101001010_2
4. 450_8	Г. 011010111_2

23. Установите соответствие между кодами, поданными на адресные входы де-мультиплексора, и номером выхода, на котором появился сигнал с его входа

1. $A4-A0 = 00010$	A. Y30
2. $A4-A0 = 11110$	Б. Y2
3. $A4-A0 = 11010$	В. Y14
4. $A4-A0 = 01110$	Г. Y26

Вставьте пропущенное словосочетание (число, слово)

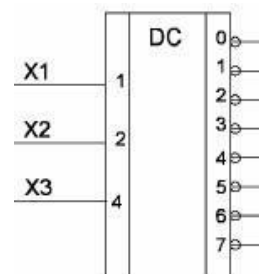
24. Вставьте пропущенное число, соответствующее номеру микросхемы



На приведенной схеме дешифратором является микросхема DD_

25. Вставьте пропущенное число, соответствующее номеру выхода дешифратора

При наличии на адресных входах дешифратора двоичного кода 111 будет активизирован выход № ____.

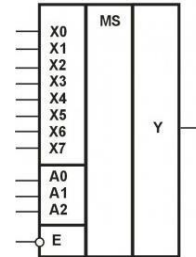


26. Вставьте пропущенное число

Двоичное число ____ равно результату логического выражения $(1V1) \wedge (1V0)$

27. Вставьте пропущенное число

На адресные входы мультиплексора $8 \rightarrow 1$ поданы сигналы $A_0=1, A_1=0, A_2=1$. Сигнал на выходе будет равен сигналу на входе X _____.



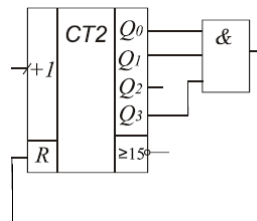
28. Вставьте пропущенное число:

Таблица истинности функции четырёх аргументов содержит _____ строк

29. Вставьте пропущенное слово

Сдвигать записанные данные вправо и влево способны _____ регистры

30. Вставьте пропущенное слово (число в десятичной системе), равное модулю счета двоичного суммирующего счетчика



КЛЮЧ

№ вопроса	Ответы
1	1
2	2
3	2
4	3
5	2
6	4
7	4
8	1
9	2
10	3
11	2
12	1
13	3
14	1,2,4,3
15	3,4,1,2
16	4,2,3,1
17	4,3,1,2
18	4,3,1,2
19	3,2,1,4
20	1-Г, 2-В, 3-Б, 4-А
21	1-В, 2-А, 3-Г, 4-Б
22	1-Г, 2-В, 3-Б, 4-А
23	1-Б, 2-А, 3-Г, 4-В
24	3
25	7
26	1
27	5
28	16
29	реверсивные
30	11

